

AltiumDesigner开发FPGA教程

适用Altium Designer6.7 NB1兼容100%

FPGA智能通用仿真开发器

NanoKit

LiveDesign实验教程

编译:雾都魅影

QQ群: 25763226



深圳脑拓科技有限公司

前言

本手册以protel的最新高端版本Altium Designer 6.7为开发平台，以兼容Altium NB1的

NanoKit仿真开发器为实现基础，详细地介绍了FPGA项目和嵌入式系统项目从设计到目标板实现的完整开发过程，介绍了NanoKit仿真开发器的使用方法，并介绍了Altium Designer 6.7 系统中虚拟仪器的使用方法。

本手册假定使用者对硬件描述语言VHDL或Verilog HDL，Altium Designer 6.7

设计软件的使用具有一定的基础。如用户对上述知识不了解，请查阅相关书籍。

Altium Designer 6.7增强了FPGA的开发功能，特别适用于个人FPGA开发。其软硬件并行开发思想必将在不久的将来成为FPGA开发的主流思想，在国外已经慢慢地流行起来，并受到很高的评价。Altium Designer 6.7在FPGA开发方面有以下主要特点。

(1) 支持不依赖于FPGA厂商即各个厂商通用的数字系统开发。

Altium Designer 6.7实现了跨厂家FPGA设计，以前FPGA每一个厂家每一个系列的FPGA设计都需要有专门对应的下载工具，但是现在Altium Designer 6.7克服了这种麻烦，实现了不受芯片厂家型号约束的设计方法。

由于各个FPGA厂家不同芯片引脚有些不同，Altium Designer 6.7提供了一个可以定义引脚之间连接的约束文件（Constrain Files），可以定义不同FPGA与PCB上的引脚对应关系。这样就可将设计好的FPGA逻辑关系转换到不同的厂家生产的不同系列的FPGA上；就可以依赖于不同厂商的FPGA而进行开发。

(2) 丰富的原理图库，有大量的预综合元件，包括处理器。

在原理图库里有大量预综合的元器件，设计者可以调用到FPGA设计上。包括很多IP模块可以直接调用。有大量免费使用的IP库可以放心使用。在设计中需要的元件基本上都可以在IP库里找到，包括51核和DSP模块等。这给IP资源复用（IP Reuse）带来了很大的方便。

IP资源复用（IP Reuse）是指在集成电路设计过程中，通过继承、共享或购买所需的智力产权内核，然后再利用EDA工具进行设计、综合和验证，从而加速流片设计过程，降低开发风险。IP Reuse已逐渐成为现代集成电路设计的重要手段，在日新月异的各种应用需求面前，超大规模集成电路设计时代正步入一个IP整合的时代。Altium Designer 6.7把FPGA设计上升到IP核上来，可以不用以前的HDL语言进行描述。这就降低了FPGA设计的门槛。

(3) 在工程的设计和调试阶段都支持原理图向导设计方法。

开发系统提供原理图设计，在设计阶段可以方便模块之间的连接；在调试阶段

可以很清楚地看出各模块之间的逻辑关系, 方便调试。

以FPGA为核心的PLD产品是近几年集成电路中发展得最快的产品。随着FPGA性能的高速发展和设计人员自身能力的提高, FPGA将进一步扩大可编程芯片的领地, 将复杂专用芯片挤向高端和超复杂应用。随着处理器以IP的形式嵌入到FPGA中, ASIC和FPGA之间的界限将越来越模糊, 未来的某些电路板上可能只有这两部分电路: 模拟部分(包括电源)和一块FPGA芯片, 最多还有一些大容量的存储器。由于芯片设计的复杂性和产品面市时间对于保证终端市场的成功率至关重要, 设计师不断寻求缩短设计周期的方法, 以及更有效的设计方式。随着我们步入系统级芯片时代, 利用IP内核和可编程逻辑进行设计复用显得日趋重要。

(4) 丰富的虚拟仪器。

虚拟逻辑分析仪、虚拟频率发生器、频率计数器、IO模块、ROM仿真器, 为嵌入式系统开发提供很大的便利。虚拟仪器可以对FPGA里面的模块或模块与模块之间的逻辑关系进行测试检验。

(5) 支持软硬件并行开发, 克服以往嵌入式系统软件开发的串行开发形式中的缺点。这种方法必将成为以后FPGA开发的主流方法。

传统的嵌入式开发流程是: 系统级设计→PCB板硬件制作→硬件调试→嵌入式软件开发→软件调试→整个系统的软硬件综合调试, 发现问题后再从流程开始检查调试。这是一个串行的开发流程, 造成的问题是一个系统开发时间过长和调试不方便, 发现问题再修改会很麻烦。现在很多嵌入式开发存在的问题是, 在硬件开发阶段, 那些软件开发工程师无从下手, 非得等硬件PCB板做出来才可以基本进行开发, 从而浪费了人力和时间。而Altium Designer 6.7提供了一个软硬件并行的开发方法。当系统级设计完成以后, PCB板硬件工程师可以进行制作板子, 嵌入式软件工程师可以进行芯片级的嵌入式软件开发, 而到最后调试时出现问题可以很方便地进行软硬件各自的修改。这种软硬件并行的开发方法已经在国外慢慢流行起来, 在不久的将来将成为嵌入式系统开发的主流方法。

根据以上功能特点, 开发了基于Altium Designer 6.7的NanoKit仿真开发板。一旦设计被综合并下载到NanoKit, 设计者就可利用JTAG通信技术对任何核进行通信和控制。

JTAG是Joint Test Action Group的缩写, 是一个国际标准(IEE 1149.1-2001)。

是为了测试PCB开发的。利用JTAG可以对芯片进行边界扫描仿真。但是边界扫描仿真器不能提供真实的路径, 因为JTAG逻辑没有通向内部地址和数据线单元。一般的JTAG仿真不能看到内部的逻辑情况。而Altium Designer 6.7利用其软链——Nexus链。

可以使用虚拟仪器看清FPGA的内部构造并对其进行调试。在开发调试过程中, 可以

很方便地看清楚FPGA内部的情况, 也可以实时地观察FPGA发生的情况, 而且在Altium Designer 6.7平台上可以看到FPGA里面烧写进去的模块。

由于作者水平有限, 时间比较仓促, 书中难免存在错误之处, 望广大读者不吝

赐教, 多提宝贵意见。反馈邮箱: Nanotalk@http://www.doczj.com/doc/7f12ac3283c4bb4cf7ecd1bb.html

欢迎大家加入 Altium NanoBoard QQ群: 25763226 一起交流NB1/NB2/NanoKit的使用心得和经验, 共同进步。



目录

第一章: Altium Designer 6.7 及 NanoKit硬仿真开发板简介

1.1 Protel 的产生及发展 (6)

1.2 Altium Designer 6.7 主要特点 (6)

1.3 Altium Designer 安装说明及如何激活并申请添加 license (7)

1.4 Altium Designer 6.7 设计管理器 (10)

1.4.1 Altium Designer 6.7 的主工作面板 (11)

1.4.2 主菜单和主工具栏 (14)

1.5 系统参数设置 (15)

1.5.1 系统常规参数设置 (16)

1.5.2 系统显示参数设置 (17)

1.5.3 系统升级参数设置 (17)

1.5.4 系统浮动窗口透明度参数设置 (18)

1.5.5 系统导航参数设置 (19)

1.5.6 系统自动备份参数设置 (19)

1.5.7 系统项目面板参数设置 (20)

1.5.8 系统文件类型参数设置 (21)

1.5.9 系统新创建文件默认参数设置 (21)

1.5.10 系统文件锁定参数设置 (22)

1.5.11 系统已加载的库文件参数设置 (22)

1.6 FPGA 系统参数设置 (23)

1.6.1 FPGA 常规参数设置 (23)

1.6.2 FPGA 仿真编译器参数设置 (24)

1.6.3 FPGA 仿真调试器参数设置 (25)

1.6.4 FPGA 综合参数设置 (26)

1.6.5 FPGA 硬设备显示参数设置 (26)

1.7 NanoKit 开发套件说明 (27)

1.7.1 NanoKit 硬仿真开发板 (27)

1.7.2. NanoKit 硬仿真开发板 FPGA 目标板 (28)

第二章: Altium Designer 6.7 的 FPGA 基本开发流程 (31)

实例名称: 在 Altium Designer 中进行 FPGA 项目设计和仿真 (31)

实例过程: (32)

第一步: 创建项目 (32)

第二步: 为项目添加 VHDL 文件 (33)

第三步: 创建项目的 VHDL 元件库 (34)

第四步: 编译库元件 (35)

第五步: 创建项目元件库 (36)

第六步: 编辑项目原理图 (38)

第七步: 根据 VHDL 创建电路方块图 (40)

第八步: 放置导线、总线和网路标签 (41)

第九步: 创建 VHDL 测试平台 (41)

第十步: 设计项目仿真 (43)





第五步：布局布线进程 (61)

第六步：下载 Bit 文件 (64)

第七步：用桌面虚拟仪器控制 NanoKit 硬仿真开发器的运行 (64)

实例二：嵌入式系统设计 (66)

第一步：创建一个新的 FPGA 项目 (67)

第二步：绘制原理图 (67)

第三步：创建嵌入式软件项目 (72)

第四步：设置嵌入式软件项目选项参数 (74)

第五步：设置项目间的关联属性 (75)

第六步：为项目添加配置 (77)

第七步：编译项目并下载验证设计 (78)

第八步：使用虚拟仪器控制硬件平台 NanoKit 的运行 (78)

第九步：软件的仿真调试 (80)

附录 (83)

实例一：跑马灯试验 (48)

第一步：打开 FPGA 项目 (48)

第二步：创建项目的约束文件 (49)

第三步：添加配置 (55)

第四步：编译和综合 (56)

第三章：基于 NanoKit 硬仿真开发器的 FPGA 开发实例 (48)

第一章：Altium Designer 6.7及NanoKit硬仿真开发简介
电路设计自动化 EDA (Electronic Design Automation) 指的就是将电路设计中各种工作交由计算机来协助完成。如电路图 (Schematic) 的绘制, 印刷电路板 (PCB) 文件的制作执行电路仿真

(Simulation) 等设计工作。随着电子工业的发展, 大规模、超大规模集成电路的使用是电路板走线愈加精密和复杂。电子线路 CAD 软件产生了, Protel 是突出的代表, 它操作简单、易学易用、功能强大。

1.1 Protel 的产生及发展

1985 年诞生 dos 版 Protel。

1991 年 Protel for Windows。

1998 年 Protel98 这个 32 位产品是第一个包含 5 个核心模块的 EDA 工具

1999 年 Protel99 既有原理图的逻辑功能验证的混合信号仿真, 又有了 PCB 信号完整性分析的板级仿真, 构成从电路设计到真实板分析的完整体系。

2000 年 Protel99se 性能进一步提高, 可以对设计过程有更大控制力。

2002 年 Protel DXP 集成了更多工具，使用方便，功能更强大。

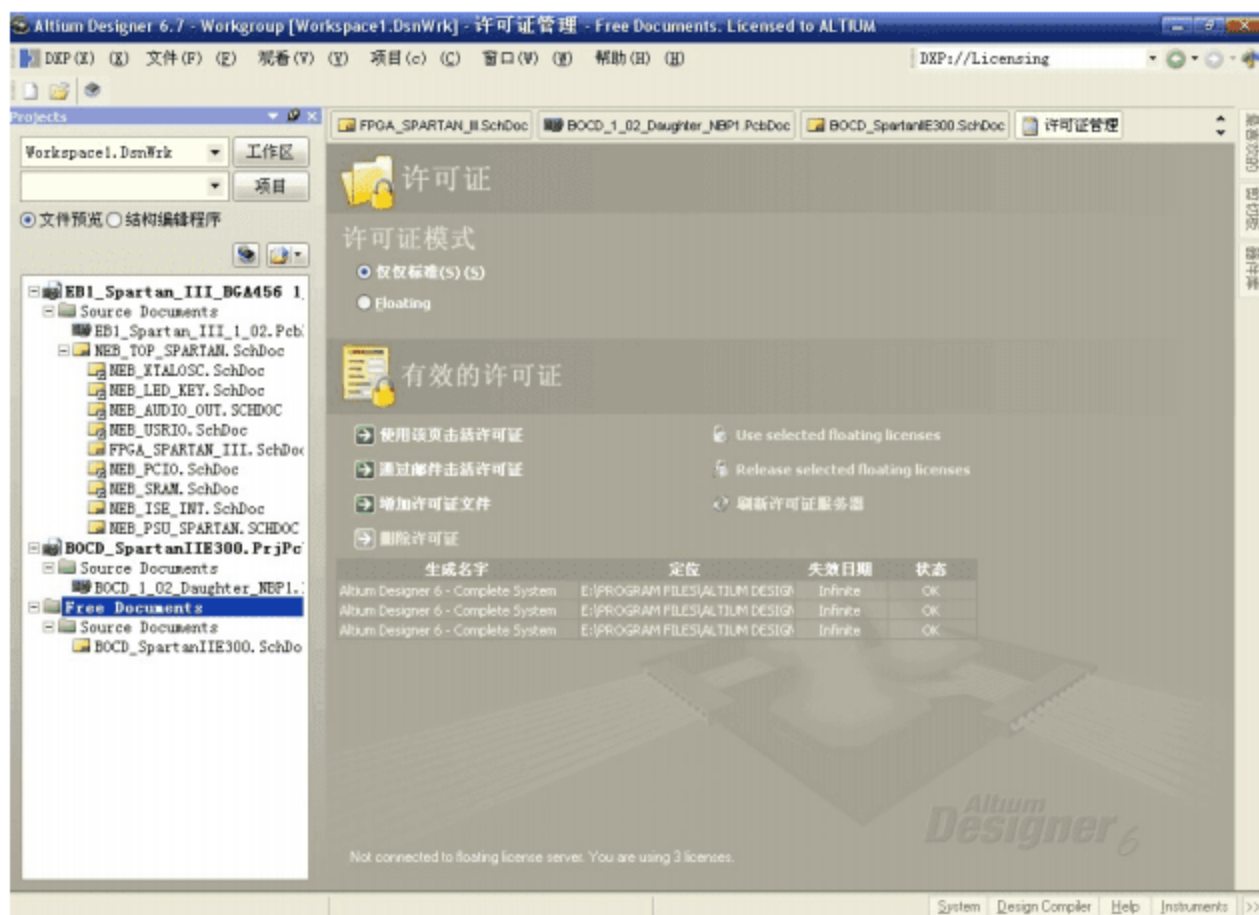
2003 年 Protel 2004 对 DXP 进行完善。

2006 年 Altium Designer 6.7 集成了更多工具，使用方便，功能更强大，特别在 PCB 设计及 FPGA 设计这一块性能大大提高。

1.2 Altium Designer 6.7 主要特点

- 1、通过设计档包的方式，将原理图编辑、电路仿真、PCB 设计、FPGA 设计及打印这些功能有机地结合在一起，提供了一个集成开发环境。
- 2、提供了混合电路仿真功能，为设计实验原理图电路中某些功能模块的正确与否提供了方便。并提供布线前后的信号完整性分析功能
- 3、提供了丰富的原理图组件库和 PCB 封装库，并且为设计新的器件提供了封装向导程序，简化了封装设计过程。
- 4、提供了层次原理图设计方法，支持“自上向下”的设计思想，使大型电路设计的工作组开发方式成为可能。
- 5、提供了强大的查错功能。原理图中的 ERC（电气法则检查）工具和 PCB 的 DRC（设计规则检查）工具能帮助设计者更快地查出和改正错误。
- 6、完全兼容 Protel98/Protel99/Protel99se/ProtelDXP，并提供对 Protel99se 下创建的 DDB 文件导入功能以及 OrCAD 格式文件的转换功能。
- 7、提供了全新的 FPGA 设计的功能，这是以前的版本所没有提供的功能。
- 8、完整的板级系统设计平台。Altium Designer 是业界第一款也是唯一一种完整的板级设计解决方案。Altium Designer 拓宽了板级设计的传统界限，集成了 FPGA 设计功能，从而允许工程师能将系统设计中的 FPGA 与 PCB 设计集成在一起。Altium Designer 以强大的设计输入功能为特点，在 FPGA 和板级设计中，同时支持原理图输入和 HDL 硬件描述输入模式；同时支持基于 VHDL 的设计仿真，混合信号电路仿真、布局前/后信号完整性分析。Altium Designer 的布局布线采用完全规则驱动模式，并且在 PCB 布线中采用了无网格的 SitusTM 拓扑逻辑自动布线功能；同时，将完整的 CAM 输出功能的编辑结合在一起。
- 9、支持多国语言（中文、英文、德文、法文、日文）。
- 10、提供了对高密度封装（如 BGA）的交互布线功能。
- 11、允许用户交互式的执行并调试验证基于逻辑可编程芯片的系统设计。

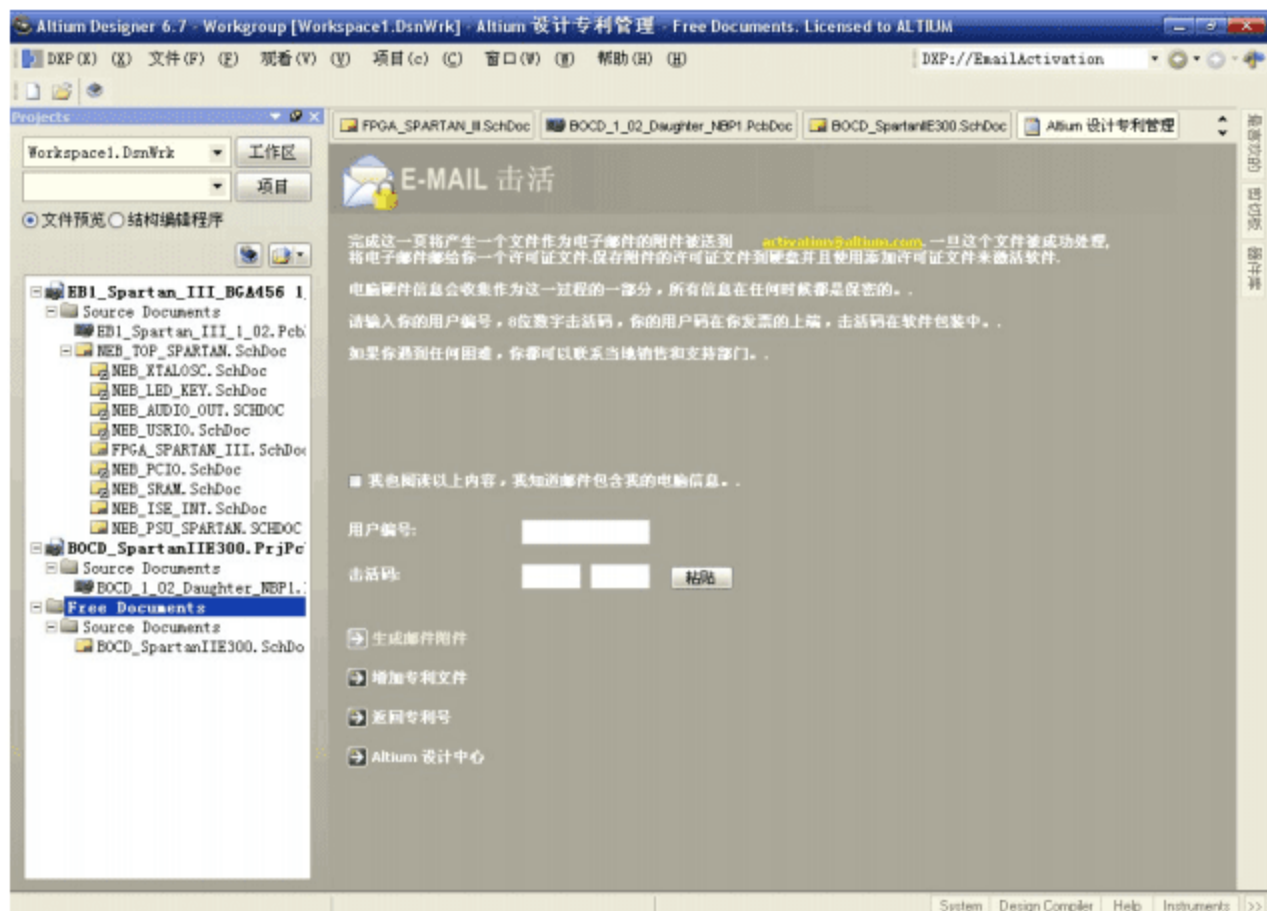




1.3 Altium Designer 安装说明及如何激活并申请添加license

Altium提供的安装光盘可以在每台电脑上安装Altium Designer 软件。Altium为每个单位或公司产生一个用户号，为每台电脑产生一个激活码。用户在软件的 license 界面里输入用户号和激活码，软件将自动产生本机的一个二进制信息文件，用这个信息文件通过电子邮件到Altium的服务器上换取本机的license。有了本机的 license，就可以使用 Altium Designer 软件了。注意：每个电脑用一个激活码，每个激活码只

能用在—台电脑上，不能再用在别的电脑上。也可以按照以下步骤操作：左键点击左上角DXPLicensing进入license界1：面。



输入客户号码和激活码，产生本机的信息文件，保存这个本机信息文件。

通过邮件，把这个本机信息文件发作为附件发到Altium的激活邮箱，不久，Altium的邮箱就会回给你邮件，并附带这个本机的License。

最后，等待接收来自 Altium 公司的 License file 文档，然后将文档添加到 Altium Designer 6.7 平台上。然后，通过在 license 界面里的Add License file 按键,指定添加 License file 文档。



原创力文档
max.book118.com
预览与源文档一致,下载高清无水印



1.4 Altium Designer 6.7 设计管理器

Altium Designer 6.7 的所有电路设计工作都必须在 Design Explorer (设计管理器) 中进行, 同时设计管理器也是 Altium Designer 6.7 启动后的主工作接口。设计管理器具有友好的人机接口, 而且设计功能强大, 使用方便, 易于上手。因此本节将对设计管理器的使用进行介绍。更详细的使用请参考 Altium 提供的相关帮助文档。

1.4.1 Altium Designer 6.7 的主工作面板

图1-4-1 Altium Designer 6.7 启动画面

1 启动Altium Designer 6.7

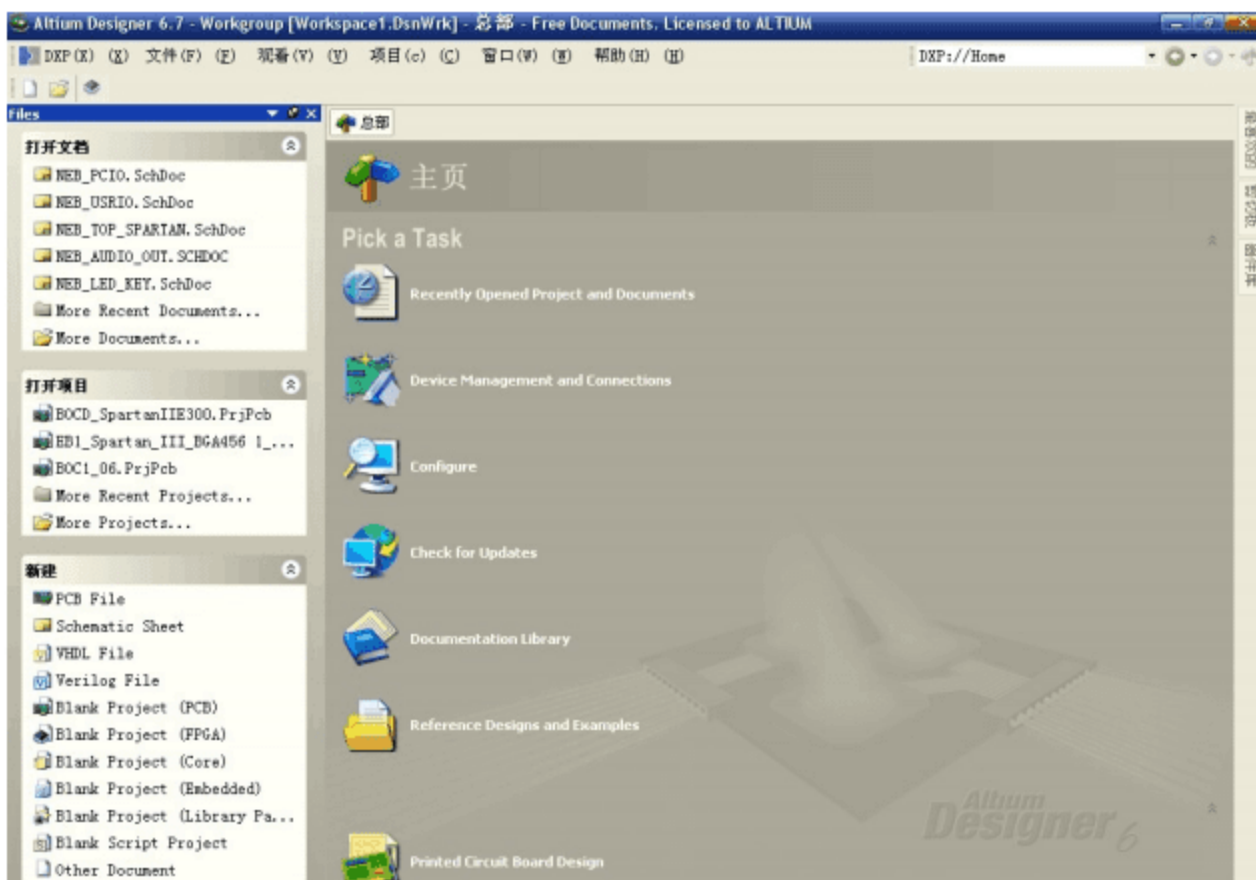
启动后进入图 1-4-2 所示的Altium Designer 6.7 设计管理器窗口。Altium Designer 6.7 的设计管理器窗口类似于 Windows 的资源管理器窗口。设有主菜单、主工具栏, 左边为 Files Panels(文件工作面板), 右边对应的是主工作面板, 最下面的是状态条。

设计管理器中分成如下几个选项:

① Pick a task 选项区域

Pick a task 选项区域选项设置及功能如下:

● Create a new Board Level Design Project: 新建一项设计项目。



原创力文档

max.book118.com

预览与源文档一致, 下载高清无水印

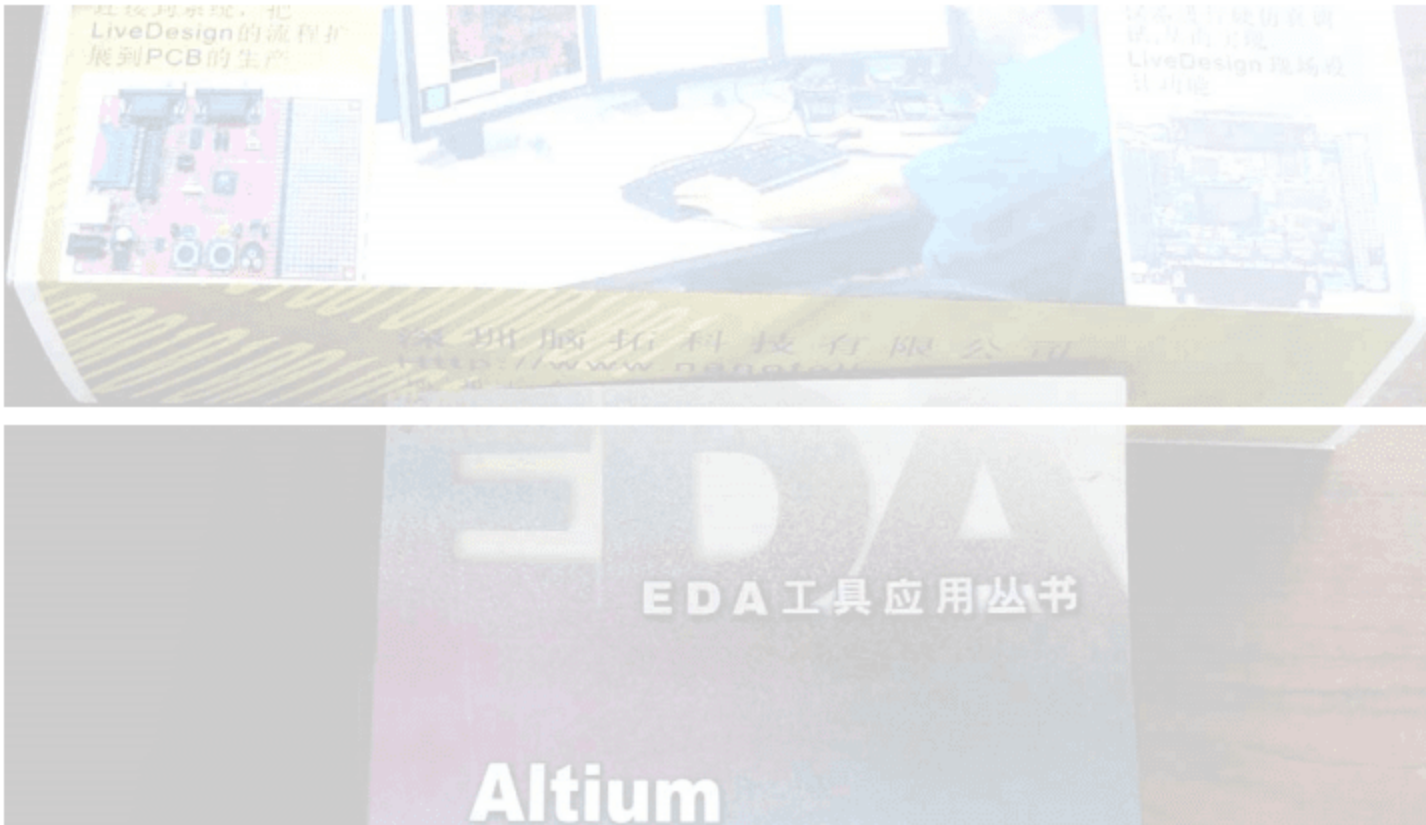


图1-4-2 Altium Designer 6.7 设计管理器窗口

Altium Designer 6.7 中以设计项目为中心，一个设计项目中可以包含各种设计文件，如原理图 SCH 文件，电路图 PCB 文件及各种报表，多个设计项目可以构成一个 Project Group（设计项目组）。因此，项目是Altium Designer 6.7 工作的核心，所有设计工作均是以项目来展开的。介绍一下使用项目的好处。



图 1-4-3 新建 FPGA 项目设计档工作

- Create a new FPGA Design Project：新建一项 FPGA 项目设计。单击 Create a new FPGA Design Project 选项，将弹出如图 1-4-3 所示的新建 FPGA 项目设计的档工作面板。
- Create a new integrated Library Package：新建一个集成库。
- Display System Information：显示系统的信息。显示当前所安装的各项软件服务器，若安装了某项服务器，则能提供该项软件功能，如 SCH 服务器，用于原理图的编辑、设计、修改和生成零件封装等。

- Customize Resources：自定义资源。包括定义各种菜单的图标、文字提示、更改快捷键，以及新建命令操作等功能。这可以使用户完全根据自己的爱好定义软件的使用接口。
 - Configure License：配置使用许可证。可以看到当前使用许可的配置，用户也可以更改当前的配置，输入新的使用许可证。
- ②Or open a project or document 选项区域
- Or open a project or document 选项区域中的选项设置及功能如下：
- Open a project or document：打开一项设计项目或者设计档。单击该选项，将弹出如图 1-4-4 所示对话框。



图 1-4-4 打开一个项目或者文件对话框

- Most recent project：列出最近使用过的项目名称。单击该选项，可以直接调出该项目进行编辑。
 - Most recent document：列出最近使用过的设计文件名称。
- ③Or get help 选项区域
- Or get help 选项区域用于获得以下各种帮助。
- DXP Online help：在线帮助。
 - DXP Learning Guides：学习向导。
 - DXP Help Advisor：DXP 帮助指南。
 - DXP Knowledge Base：知识库。

1.4.2 主菜单和主工具栏

图 1-4-5 主菜单和主工具栏

主菜单和主工具栏如图 1-4-5 所示。Altium Designer 6.7 的主菜单栏包括 File（文件）、View（视图）、project（项目）、Window（窗口）和 Help（帮助）等。

文件菜单包括常用的文件功能，如打开文件、新建档等，也可以用来打开项目档、保存项目文件，显示最近使用过的档和项目、项目组以及退出 Altium Designer 6.7 系统等。

视图菜单包括选择是否显示各种工具条，显示各种工作面板（workspace panels）以及状态条的显示，使用接口的定制等。

项目菜单包括项目的编译（Compile）、项目的建立（Build），将档加入项目和将档从项目中删除等。

窗口菜单可以水平或者垂直显示当前打开的多个文件窗口。

帮助菜单则是版本信息和Altium Designer 6.7 的教程学习。

主工具栏的按钮图标包括打开文文件，打开已存在的项目文件等。

EDA 工具应用丛书

Altium

Designer 6.0 中文版
FPGA 设计教程

NANOKIT

深圳脑拓科技-Nanotalk
电子系统级仿真验证平台
支持Altium Designer 6.0/6.15/16

电子工业出版社

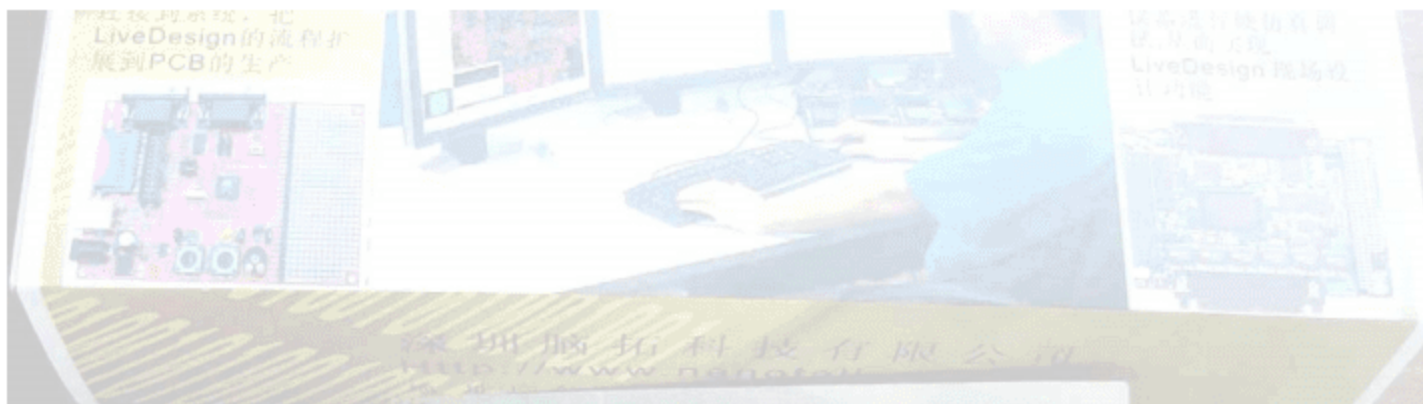
phel.com.cn

[HTTP://WWW.NANOTALK.COM.CN](http://www.nanotalk.com.cn)

1.5 系统参数设置

系统参数设置在Altium Designer 6.7 中用于对整个系统的工作环境进行设定，如下所示，可以打开系统常规参数设置对话框，打开后的系统常规参数设置对话框如图 1-5-1 所示。需要说明的是，在此对话框中设置的参数将影响所以后续的设计工作；而在启动的各个编辑器中“project”下的“project options”中设置的参数只影响当前的文件，这是两者的区别。

1.5.1 系统常规参数设置



原创力文档

max.book118.com

预览与源文档一致,下载高清无水印

图 1-5-1 系统常规参数设置对话框

如图 1-5-1 所示, 系统常规参数设置包括五部分内容, Startup(启动), Default

Locations(默认路径设置), System Font(系统字体), General(一般)和Localization(本地化)。

1. Startup 分组栏

●Reopen Last Workspace: 启动系统时打开上次关闭系统时所在的工作区的接口。

●Open Home Page if no documents open: 如果没有找开的文档时, 则打开主面“Home Page”。

●Show startup screen: 启动系统时, 显示如图 1-4-1 所示的启动接口。

2. Default Locations 分组栏

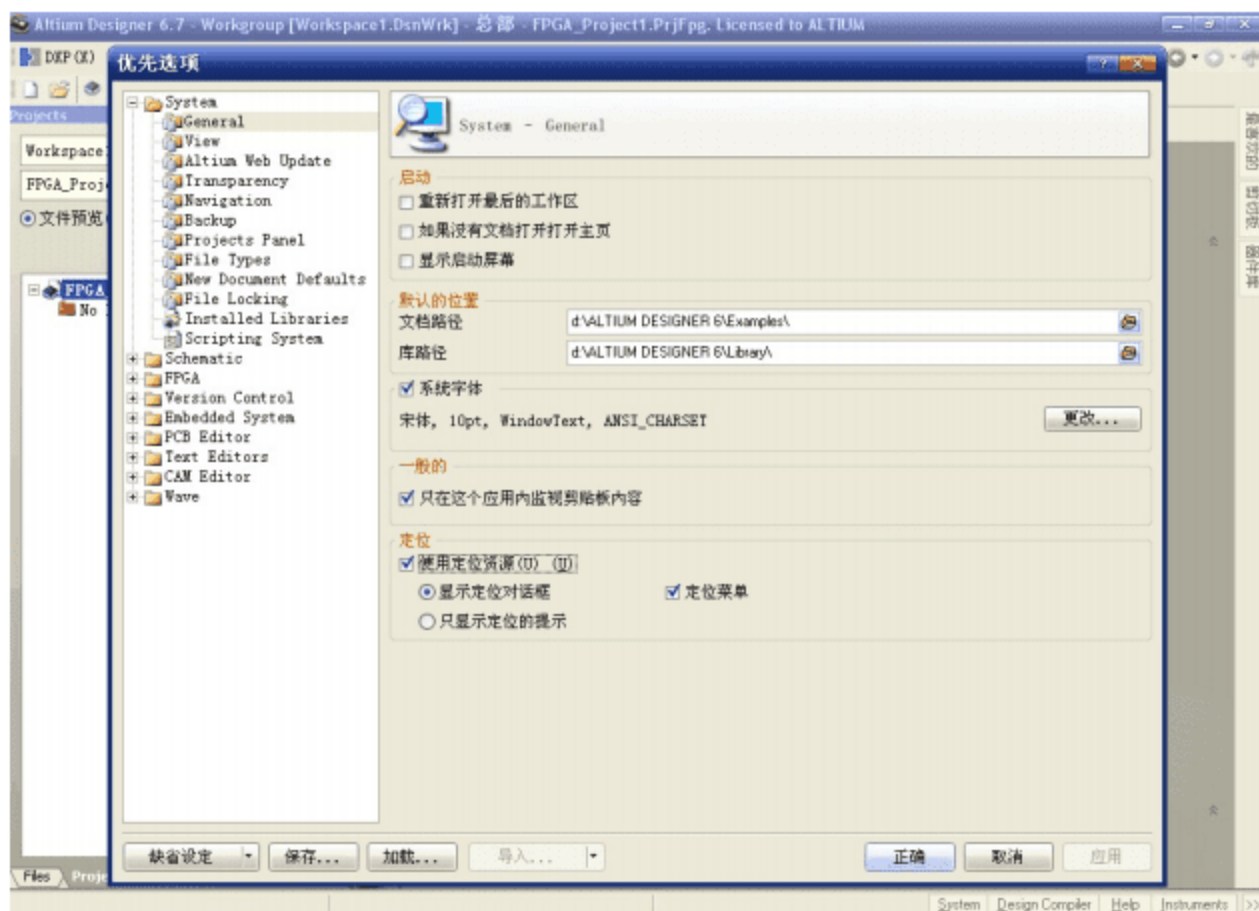
●Document Path: 系统默认的打开和保存设计文件的路径。

●Library Path: 系统默认的库文件所在的路径。

3. System Font 分组栏: 选中时可以选择系统显示所用的字体。

4. General 分组栏: 设置在本系统内剪贴板仅保存本系统内所复制或剪切的内容。

5. Localization 分组栏: 设置系统语言环境是否本地化, 即和操作系统所使用的语言环境相匹配。(注: 中文菜单就是这里设置)见下图



预览与源文档一致, 下载高清无水印

HTTP://WWW.NANOTALK.COM.CN

图 1-5-2 为系统显示参数设置。在该对话框中可以设置系统显示的相关参数，在“Desktop”分组栏中的“Exclusions”对话框中，可以选择不自动保存和恢复的文档类型，点击其右侧的“...”可弹出选择对话框。

EDA 工具应用丛书

Altium

图 1-5-2 系统显示参数设置对话框

