

电子信息工程实验与实训中心 课程设计报告

题 目：基于 FPGA 的数字电压表设计

系部名称： 信息工程学院

专业名称： 电子信息工程

班 级： 2009 级电子信息工程

学 号： 044103091040

学生姓名： 王伟龙

指导教师： 陈肇基

一、系统设计要求:

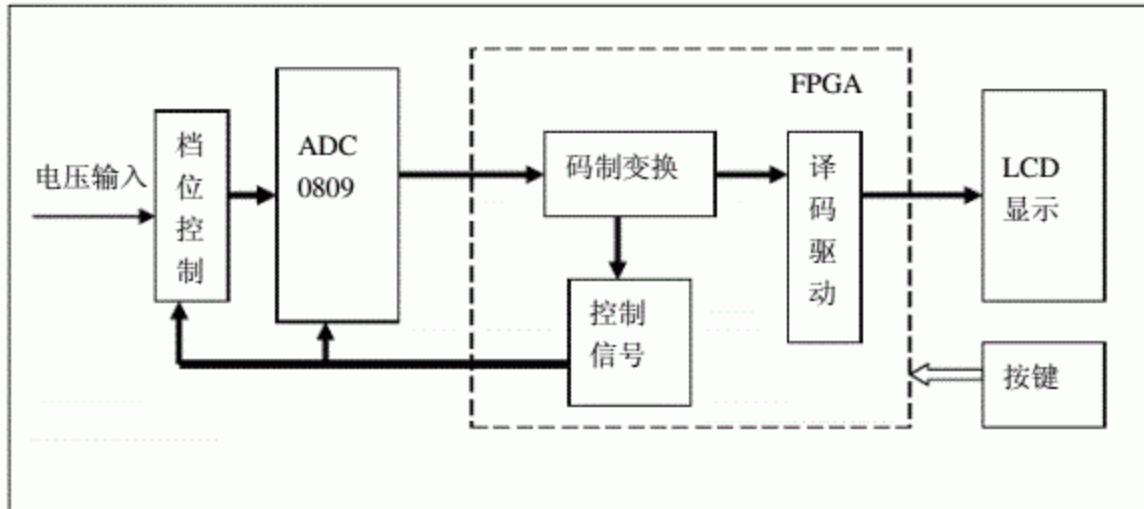
设计任务与要求:

- 1、能够测量 0~5V 之间的直流电压。
- 2、用三个数码管显示被测电压。精确到小数点后两位。

二、系统设计方案

- (1) 控制部分: 采用 FPGA 为控制核心
- (2) AD 转换部分: 采用逐次逼近(比较)型 AD 转换器 ADC0809;
- (3) 显示部分: 采用液晶 LCD 显示

系统基本框图如图所示



系统总体框图

测量信号(电压信号)送入 AD 转换器, 控制信号模块发出控制信号, 启动 A/D 的 START 进行转换, A/D 采样得到的数字信号数据在数据处理模块中转换为相应的显示代码, 最后经显示译码驱动模块发出控制与驱动信号, 推动外部的显示模块(LCD)显示相应数据。通过外部的键盘可以对系统进行复位控制和显示档位选择, 不同的档位选择不同的输入电压范围 (0~5、5~50)。

三、单元电路设计 (主要模块设计)

3.1 A/D 转换部分

3.1.1 ADC 0809 工作原理

ADC 0809 是一种 8 位 ADC, 采用 CMOS 工艺制成的 8 位八通道 A/D 转换器, 片内有 8 路模拟采样开关, 可控制 8 个模拟量中的一个进入转换器中。其内部结构图和引脚图分别如图 3.1.1.1 和 3.1.1.2 所示。

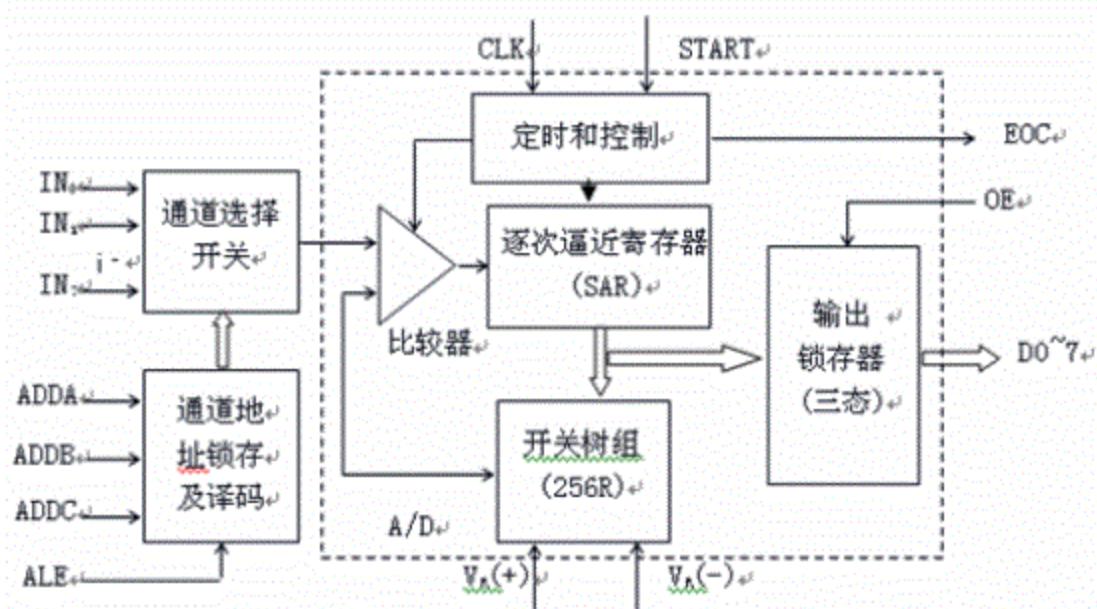


图 3.1.1.1 ADC0809 内部结构

片内有 8 路开关、模拟开关的地址锁存与译码电路、比较器、256R 电阻 T 型网络、树状电子开关、逐次逼近寄存器 SAR、三态输出锁存缓冲储存器、定时和控制电路等。

ADC0809 通过引脚 IN0, IN1, …, IN7 可输入 8 路单边模拟输入电压。ALE 将 3 位地址线 ADDA, ADDB, ADDC 进行锁存。

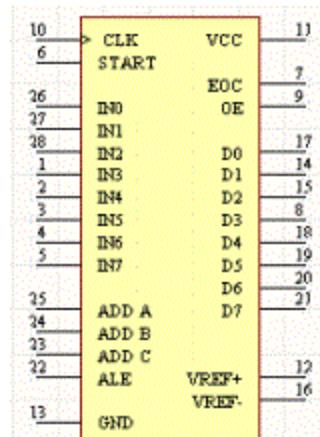


图 3.1.1.2 ADC0809 引脚图

在 ADC0809 片内的 256R 电阻 T 型网络和电子开关树它相当一个 D/A 转换器。它把预测的 8 位二进制数转换为模拟的电压幅值，送入比较器中与实际电压相比较。

ADC0809 主要引脚功能如下：

IN0~IN7:通道 0~7 的模拟量输入

D0~7:数字量输出

ADDC、ADD B、ADDA:通道(0~7)选择

ALE:通道地址锁存,正脉冲有效

START:启动信号,正脉冲有效,上升沿所有寄存器清 0,下降沿开始转换

EOC:转换结束,高电平有效

OE:允许输出,高电平有效

3.1.2 ADC0809 的工作时序

ADC0809 的工作时序如图 3.1.2.1 所示。主要控制信号说明：START 是转换启动信号，高电平有效；ALE 是 3 位通道选择地址（ADDc、ADDb、ADDa）信号的锁存信号。当模拟量送至某一输入端，由 3 位地址信号选择，而地址信号由 ALE 锁存；EOC 是转换情况状态信号，当转换结束后，EOC 输出高电平，以示转换结束；在 EOC 的上升沿后，若使能输出信号 OE 为高电平，则控制打开三态缓冲器，把转换好的 8 位数据结果输至数据总线。至此 ADC0809 的一次转换结束。

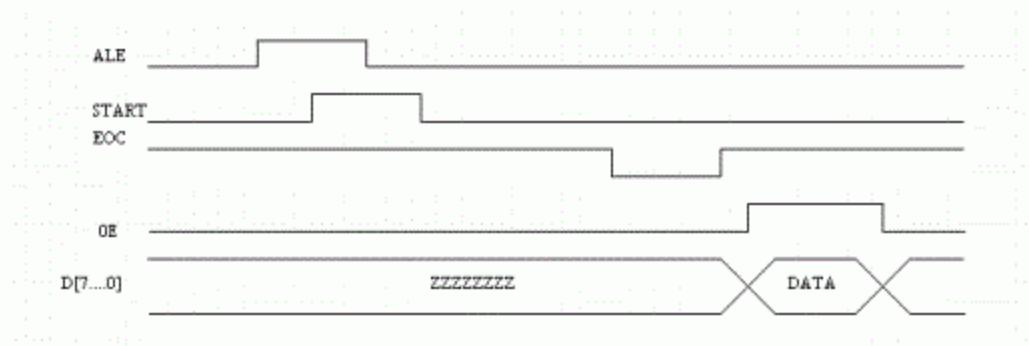
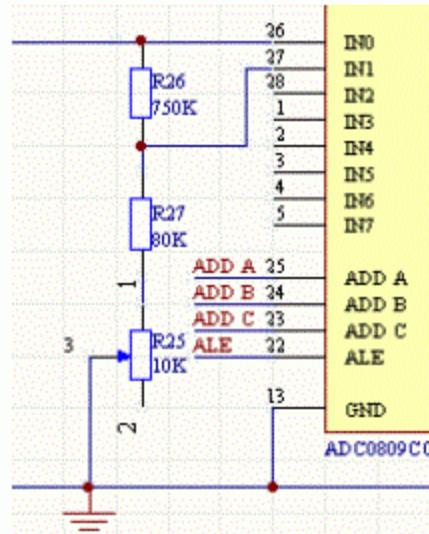


图 3.1.2.1 ADC0809 的工作时序图

3.1.3 档位控制电路

为了增加 DVM 的测量范围，设计了档位选择电路，其主要原理是采用电阻分压，原理上 ADC0809 有八路数据输入端口，也就是说可以分为八档，为了简化设计，只分了两档（1 档，10 档）



原创力文档
max.book118.com
预览与源文档一致，下载高清无水印

图 3.1.3.1 档位控制电路原理图

图中的电位器 R25 是用来校准的，因为各电阻的值不可能很精确，用电位器来微调校准以保证测量精度。ADC0809 的输入范围为 (0—5) V。由于档位的切换是通过程序来控制 ADC0809 各通道的选通来自动实现的，所以只要输入的电压范围超过 5V，则档位自动切换到 10 档，即选通道 IN1。

当输入电压范围为 0~5V 时，IN0 导通，此时，

$$U_i = U_{26}$$

而当输入电压范围为 5~50V 时，FPGA 判断选择档位 IN1 导通，此时

$$U_1 = U_{27}$$

$$\text{即 } U_1 = \frac{R25 + R27}{R25 + R26 + R27} = \frac{1}{10} U_{26}$$

由于 ADC0809 数字量输出为 8 位，数字量化范围为 0~255，当输入电压为满量程 5V 时，转换电路对输入电压的分辨能力为

$$\frac{5V}{255} \approx 19.6mV$$

3.2 FPGA 功能模块的设计

3.2.1 码制变换模块

在此码制变换模块 DATA_CONVERSION 中主要实现的功能是将 AD0809 采样送来的 8 位二进制数转换为可被 LCD 识别的字符型 LCD 码。为了达到这一目的，首先要将 8 位二进制码转换为 BCD 码，然后再分别进行转换，得到字符型码，并送入译码显示模块。

3.2.2 显示控制及驱动模块

电压值的显示可由 LCD 实现。本系统选用了一块 8×5 字符型液晶显示模块 LMB162ABA 实现了低功耗，而且可带单位双排显示，字体美观大方。整个电路十分简洁。系统工作过程首先由 FPGA 对 ADC0809 及 LCD 进行初始化，然后当有输入信号 V_i，由 FPGA 通过接口向 ADC0809 控制信号控制字，使其对输入的模拟信号进行转换，变为 8 位的数字信号送到输出端，由 FPGA 经过码制变换等处理后，再通过与 LCD 的接口驱动并发送数据。当 ADC0809 采样完成后，由码字变换模块将采样数字信号转换为 LCD 可识别的字符型数据后，送至驱动模块，再由其驱动 LCD，将字符型数据送到 LCD 的 D0~D7 端，实现显示。

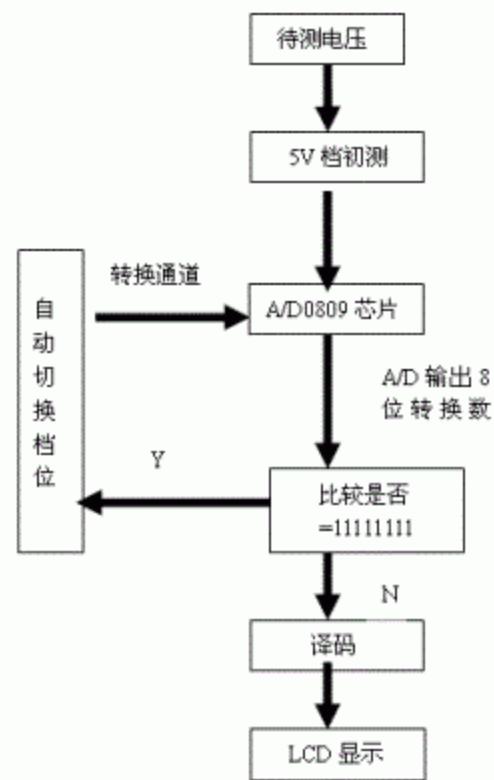


图 3.2.1 系统程序流程图

四、系统测试

4.1 测试仪器清单

测试使用的仪器设备如表 4.1.1 所示

表 4.1.1 测试使用的仪器设备

序号	名称	型号	数量	备注
1	3 位半数字万用表	UNI-T58	1	深圳胜利公司
2	直流稳压电源	DF1731SC2A	1	江苏扬中电子仪器厂

4.2 测试及误差计算

系统的测试主要是测试硬件是否能正常工作，软件和硬件是否匹配，是否合乎设计的要求。在频率测试过程中，系统的测量范围系统的精度是两个较重要的指标。系统的测量结果如表 4.2.1 所示

表 4.2.1 系统测量数据表

序号	标准电压值(U/V)	测量电压值 (Ux/V)	误差 (V)
1	0.25	0.26	0.01
2	1.02	1.04	0.02
3	1.92	1.93	0.01
4	2.75	2.76	0.01
5	4.15	4.16	0.01
6	6.35	6.37	0.02
7	10.20	10.22	0.02
8	20.50	20.51	0.01
9	40.50	40.52	0.02
10	48.6	48.62	0.02

由数据对比可以看出，在 0~5 V 档位上，该数字电压表的误差基本在 0.01 V 内。在 0~50 V 档位上，误差有所增大，但也控制在 0.02 V 以内，体现了 ADC0809 的转换精度，电路整体设计合理可靠。至于 0.02 V 以内的偏差，可修改程序，采用软件的方法进行数据校正，也可以进一步校正 A/D 的基准电压。

五、小结与体会

体会：硬件描述语言 VHDL 是 EDA 技术的重要组成部分。VHDL 在现在 EDA 技术中使用最多，也得到了大部分主流以利用软件 EDA 工具的支持。

VHDL 不仅可以作为系统模拟的建模工具，而且，可以作为电路系统的设计工具，可以利用软件工具将 VHDL 源码自动地转化为文本方式表达的基本逻辑原件连接图，即网表文件。

VHDL 语法比较严谨，通过 EDA 工具自动语法检查，易排除许多设计中的疏忽。VHDL 有很好的行为级描述能力和一定的系统级描述能力。

通过实验基本掌握了用 Quartus II 进行工程设计的步骤：

- 1、新建项目：File->New->Vhdl File
 - 2、编译 查看 图形
 - 3、建立一个仿真测试的矢量波形文件：File->New
 - 4、设置仿真 processing->simulator tools->functional->start->report
 - 5、仿真：建立波形文件 file->new->other files->vector->ok
- 加入仿真节点：虚框->node finder->filter->pins all