



(21) 申请号 202310809661.8

(22) 申请日 2023.06.30

(71) 申请人 荣耀终端有限公司

地址 518040 广东省深圳市福田区香蜜湖
街道东海社区红荔西路8089号深业中
城6号楼A单元3401

(72) 发明人 刘大力 陈胤伯 孙江涛

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

专利代理师 申健

(51) Int.Cl.

H03H 9/64 (2006.01)

H03H 3/08 (2006.01)

H03H 9/02 (2006.01)

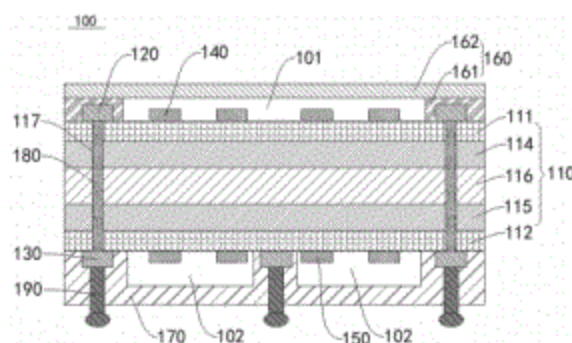
权利要求书3页 说明书15页 附图6页

(54) 发明名称

一种滤波器、滤波器的制造工艺及电子设备

(57) 摘要

本申请公开一种滤波器、滤波器的制造工艺及电子设备,涉及集成电路技术领域。该滤波器,包括具有相对的第一表面和第二表面的压电衬底,压电衬底包括依次层叠设置的压电层、二氧化硅层、基底层、二氧化硅层和压电层。第一表面上设置有第一叉指电极和第一导电片组,第二表面上设置有第二叉指电极和第二导电片组,第一导电片组与第二导电片组电连接。第一表面上还设置有第一盖体,第一盖体和压电衬底之间形成第一空腔,第一电极和第一导电片组位于第一空腔内。第二表面上还设置有第二盖体,第二盖体和压电衬底之间形成第二空腔,第二电极和第二导电片组位于第二空腔内。



1. 一种滤波器,其特征在于,包括:

压电衬底,所述压电衬底具有相对的第一表面和第二表面,所述压电衬底包括第一压电衬底和第二压电衬底;

第一叉指电极和第二叉指电极,所述第一叉指电极设置在所述第一表面,所述第二叉指电极设置在所述第二表面;

第一导电片组和第二导电片组,所述第一导电片组设置在所述第一表面,所述第二导电片组设置在所述第二表面,所述第一导电片组与所述第二导电片组电连接;

第一盖体,设置于所述压电衬底的第一表面上,且所述第一盖体和所述压电衬底之间形成第一空腔,所述第一电极和所述第一导电片组位于所述第一空腔内;

第二盖体,设置于所述压电衬底的第二表面上,且所述第二盖体和所述压电衬底之间形成第二空腔,所述第二电极和所述第二导电片组位于所述第二空腔内;

所述第一压电衬底、所述第一叉指电极、第一导电片组和所述第一盖体形成第一滤波器,所述第二压电衬底、所述第二叉指电极、第二导电片组和所述第二盖体形成第二滤波器。

2. 根据权利要求1所述的滤波器,其特征在于,所述第一导电片组包括多个第一导电片,所述第二导电片组包括多个第二导电片;每个所述第一导电片均与一个所述第二导电片电连接。

3. 根据权利要求2所述的滤波器,其特征在于,所述压电衬底上设置有通孔,所述通孔的数量与所述第一导电片的数量相同,所述通孔的两端分别设置有所述第一导电片和所述第二导电片,所述第一导电片和所述第二导电片通过所述通孔中的导电体电连接。

4. 根据权利要求1至3任意一项所述的滤波器,其特征在于,所述压电衬底包括依次层叠设置的第一压电层、钝化层和第二压电层,所述第一压电层的声阻抗与所述钝化层的声阻抗不同,所述第二压电层的声阻抗与所述钝化层的声阻抗不同;

所述第一压电层与所述钝化层形成所述第一压电衬底,所述第二压电层与所述钝化层形成所述第二压电衬底。

5. 根据权利要求4所述的滤波器,其特征在于,所述钝化层的声阻抗低于所述第一压电层的声阻抗,所述第一压电衬底的温漂系数小于所述第一压电层的温漂系数;

且,所述钝化层的声阻抗低于所述第二压电层的声阻抗,所述第二压电衬底的温漂系数小于所述第二压电层的温漂系数。

6. 根据权利要求1至3任意一项所述的滤波器,其特征在于,所述压电衬底包括依次层叠设置的第一压电层、第一钝化层、基底层、第二钝化层和第二压电层,相邻两层之间的声阻抗不同;

所述第一压电层、所述第一钝化层和所述基底层形成所述第一压电衬底,所述第二压电层、所述第二钝化层和所述基底层形成所述第二压电衬底。

7. 根据权利要求6所述的滤波器,其特征在于,所述第一钝化层的声阻抗低于所述第一压电层的声阻抗,所述基底层的声阻抗高于所述第一钝化层的声阻抗;

所述第二钝化层的声阻抗低于所述第二压电层的声阻抗,所述基底层的声阻抗高于所述第二钝化层的声阻抗。

8. 根据权利要求4至7任意一项所述的滤波器,其特征在于,所述第一压电层和所述第

二压电层的材料为钽酸锂或者铌酸锂。

9. 根据权利要求6或7所述的滤波器, 其特征在于, 所述第一钝化层和所述第二钝化层的材料为二氧化硅。

10. 根据权利要求6或7所述的滤波器, 其特征在于, 所述基底层材料为硅、三氧化二铝或者碳化硅中的一种。

11. 一种滤波器的制造工艺, 其特征在于, 所述滤波器包括基底层, 所述制造工艺包括: 在所述基底层上生成压电衬底, 所述压电衬底包括依次层叠设置的第一压电层、第一钝化层、基底层、第二钝化层和第二压电层;

在所述第一压电层上设置第一导电片组和第一叉指电极;

在所述第一压电层上键合第一盖体;

通过蚀刻工艺, 在所述压电衬底上开设通孔, 在所述通孔内设置导体;

在所述第二压电层上设置第二导电片组和第二叉指电极;

在所述第二压电层上设置第二盖体。

12. 根据权利要求11所述的制造工艺, 其特征在于, 在所述基底层上生成压电衬底, 包括:

在所述基底层的两侧分别沉积钝化层, 生成所述第一钝化层和所述第二钝化层;

在所述第一钝化层上键合第一压电层, 在所述第二钝化层上键合第二压电层。

13. 根据权利要求11或12所述的制造工艺, 其特征在于, 在所述压电衬底上开设通孔, 包括:

在所述第一压电层上设置有掩膜层, 所述掩膜层上设置有开口, 所述开口的大小与所述通孔的大小相同;

采用第一蚀刻气体, 通过所述开口对所述第一压电层进行蚀刻;

采用第二蚀刻气体, 通过所述开口对所述第一钝化层、所述基底层和所述第二钝化层进行蚀刻;

采用所述第一蚀刻气体, 通过所述开口对所述第二压电层进行蚀刻, 生成所述通孔。

14. 根据权利要求11或12所述的制造工艺, 其特征在于, 在所述第二压电层上设置有掩膜层, 所述掩膜层上设置有开口, 所述开口的大小与所述通孔的大小相同;

采用第一蚀刻气体, 通过所述开口对所述第二压电层进行蚀刻;

采用第二蚀刻气体, 通过所述开口对所述第二钝化层、所述基底层和所述第一钝化层进行蚀刻;

采用所述第一蚀刻气体, 通过所述开口对所述第一压电层进行蚀刻, 生成所述通孔。

15. 根据权利要求11至14任意一项所述的制造工艺, 其特征在于, 在所述通孔内设置导体, 包括:

采用磁控溅镀工艺在所述通孔内生成导电层, 采用电镀工艺在所述导电层上生成所述导体; 或者, 采用化学镀工艺在所述通孔内生成导电层, 采用电镀工艺在所述导电层上生成所述导体。

16. 一种滤波器的制造工艺, 其特征在于, 所述滤波器包括第一压电衬底, 所述第一压电衬底包括依次设置的第一压电层、第一钝化层和基底层, 所述制造工艺包括:

在所述第一压电层上设置第一导电片组和第一叉指电极;

在所述第一压电层上键合第一盖体；

在所述基底层的另一侧沉积第二钝化层，在所述第二钝化层上键合第二压电层，生成压电衬底，所述压电衬底包括第一压电层、第一钝化层、基底层、第二钝化层和第二压电层；

通过蚀刻工艺，在所述压电衬底上开设通孔，在所述通孔内设置导体；

在所述第二压电层上设置第二导电片组和第二叉指电极；

在所述第二压电层上设置第二盖体。

17. 一种电子设备，其特征在于，包括一个或者多个射频模组，以及权利要求1至10任意一项所述的滤波器，所述滤波器设置于所述射频模组中。

一种滤波器、滤波器的制造工艺及电子设备

技术领域

[0001] 本申请涉及集成电路技术领域,尤其涉及一种滤波器、滤波器的制造工艺及电子设备。

背景技术

[0002] 目前,终端设备的小型化趋势越来越明显,终端设备内印制电路板(Printed Circuit Board,PCB)也逐渐需要小型化,对PCB上的器件的封装尺寸要求也越来越高。而随着终端设备的5G应用,终端设备需要支持的频带也逐渐增加,使得滤波器在射频器件中的占比也越来越高。

[0003] 现有技术中,在射频前端模组中,滤波器芯片的占比通常能达到60%及以上,而滤波器主要是以平铺的方式集成在相应的模组的基板中,使得整个模组的尺寸较大,难以减小整个模组的封装尺寸。

发明内容

[0004] 本申请提供一种滤波器、滤波器的制造工艺及电子设备,该滤波器通过设置对称的叠层结构的压电衬底,可以在厚度方向形成两个独立滤波器所需的压电衬底,从而形成双面滤波器,相比于两个单独的滤波器,可以减少在PCB上所占用的面积,将其应用到射频模组中时,有利于减少整个射频模组的封装尺寸。

[0005] 为达到上述目的,本申请的实施例采用如下技术方案:

[0006] 第一方面,本申请提供一种滤波器,该滤波器包括:

[0007] 压电衬底,压电衬底具有相对的第一表面和第二表面,压电衬底包括第一压电衬底和第二压电衬底。

[0008] 第一叉指电极和第二叉指电极,第一叉指电极设置在第一表面,第二叉指电极设置在第二表面。

[0009] 第一导电片组和第二导电片组,第一导电片组设置在第一表面,第二导电片组设置在第二表面,第一导电片组与第二导电片组电连接。

[0010] 第一盖体,设置于压电衬底的第一表面上,且第一盖体和压电衬底之间形成第一空腔,第一电极和第一导电片组位于第一空腔内。

[0011] 第二盖体,设置于压电衬底的第二表面上,且第二盖体和压电衬底之间形成第二空腔,第二电极和第二导电片组位于第二空腔内。

[0012] 第一压电衬底、第一叉指电极、第一导电片组和第一盖体形成第一滤波器,第二压电衬底、第二叉指电极、第二导电片组和第二盖体形成第二滤波器。

[0013] 在此基础上,通过设置由第一压电衬底和第二压电衬底构成的压电衬底,以及设置在压电衬底两侧的第一叉指电极和第二叉指电极、第一导电片组和第二导电片组、第一盖体和第二盖体,使得该滤波器可以形成一双面滤波器。通过设置第一导电片组与第二导电片组电连接,使得该滤波器两侧所形成的两个独立滤波器均可以与PCB上的接口进行连

接。

[0014] 在第一方面的一种可能的设计方式中,第一导电片组包括多个第一导电片,第二导电片组包括多个第二导电片;每个第一导电片均与一个第二导电片相对应且电连接。第一导电片的数量少于或者等于第二导电片的数量,

[0015] 在此基础上,通过设置每个第一导电片均与一个第二导电片相对应且电连接,使得第一导电片和第二导电片均可以与基板上的接口进行连接,保证第一滤波器和第二滤波器均可以与射频电路连接。其中,第一导电片的数量小于或者等于第二导电片的数量时,可以使每个第一导电片均有一个对应的第二导电片,每个第一导电片与其对应的第二导电片连接。当第一导电片的数量大于第二导电片的数量时,可以先将相同类型的第一导电片电连接,再将其中一个第一导电片与第二导电片连接,也即,保证每个第一导电片均可以与一个第二导电片电连接即可。

[0016] 在第一方面的一种可能的设计方式中,压电衬底上设置有通孔,通孔的数量与第一导电片的数量相同,通孔的两端分别设置有第一导电片和第二导电片,第一导电片和第二导电片通过通孔中的导电体电连接。

[0017] 在此基础上,通过在压电衬底上设置通孔,并在通孔中设置导电体,可以在压电衬底内部实现第一导电片和第二导电片的电连接。其中,可以将第二导电片与PCB上的接口进行连接,第一导电片通过电连接第二导电片与PCB上的接口连接,无需设置其它的连接线路。可以实现该双面滤波器设置在PCB上后,即实现第一滤波器和第二滤波器均可以与射频电路相连。

[0018] 在第一方面的一种可能的设计方式中,压电衬底包括依次层叠设置的第一压电层、钝化层和第二压电层,第一压电层的声阻抗与钝化层的声阻抗不同,第二压电层的声阻抗与钝化层的声阻抗不同。第一压电层与钝化层形成第一压电衬底,第二压电层与钝化层形成第二压电衬底。

[0019] 该设计方式给出了压电衬底的一种具体的设计方式,通过设置相邻两层材料层的声阻抗不同,有利于提升第一压电衬底和第二压电衬底的Q值。通过将压电衬底在形式上设置为具有对称性,使得第一压电衬底和第二压电衬底具有相同的材料层,均可以成为独立的压电衬底。需要说明的是,由于第一压电层和第二压电层的厚度并不一定相同,因此压电衬底在结构上并不一定对称。

[0020] 在第一方面的一种可能的设计方式中,钝化层的声阻抗低于第一压电层的声阻抗,第一压电衬底的温漂系数小于第一压电层的温漂系数。且,钝化层的声阻抗低于第二压电层的声阻抗,第二压电衬底的温漂系数小于第二压电层的温漂系数。

[0021] 在此基础上,通过设置钝化层与第一压电层和第二压电层的声阻抗不同,有利于提升第一滤波器和第二滤波器的Q值。通过设置钝化层使得第一压电衬底和第二压电衬底的温漂系数均变小,有利于改善第一滤波器和第二滤波器的温漂特性。其中,温漂系数具有正负,因此上述的温漂系数的大小比较是指的其温漂系数的绝对值的大小比较,也即,第一压电衬底的温漂系数的绝对值,小于第一压电层的温漂系数的绝对值。第二压电衬底的温漂系数的绝对值,小于第二压电层的温漂系数的绝对值。第一压电衬底的温漂系数小于第一压电层的温漂系数,是指:压电衬底在添加钝化层以后,相比于未添加钝化层时,其温漂特性更好。例如,第一压电层和钝化层所形成的压电衬底,比只有第一压电层所形成的压电

衬底的温漂特性更好。

[0022] 在第一方面的一种可能的设计方式中,压电衬底包括依次层叠设置的第一压电层、第一钝化层、基底层、第二钝化层和第二压电层,相邻两层之间的声阻抗不同。第一压电层、第一钝化层和基底层形成第一压电衬底,第二压电层、第二钝化层和基底层形成第二压电衬底。

[0023] 在此基础上,该设计方式给出了压电衬底的另一种具体的设计方式,通过设置多层材料层形成压电衬底,可以通过材料的选择来改善压电衬底的性能。通过设置相邻两层材料层之间的声阻抗不同,可以提升声表面波在压电衬底中的反射性,减少泄露,提升第一压电衬底和第二压电衬底的Q值。相邻两层之间的声阻抗不同是指:第一压电层和第一钝化层之间的声阻抗不同,第一钝化层和基底层之间的声阻抗不同,基底层和第二钝化层之间的声阻抗不同,第二钝化层和第二压电层之间的声阻抗不同。

[0024] 在第一方面的一种可能的设计方式中,第一钝化层的声阻抗低于第一压电层的声阻抗,基底层的声阻抗高于第一钝化层的声阻抗。第二钝化层的声阻抗低于第二压电层的声阻抗,基底层的声阻抗高于第二钝化层的声阻抗。

[0025] 在此基础上,该示例给出了相邻两层之间的声阻抗的具体大小,通过设置相邻两层材料层之间的声阻抗不同,可以提升声表面波在压电衬底中的反射性,减少泄露,提升第一压电衬底和第二压电衬底的Q值。

[0026] 在第一方面的一种可能的设计方式中,第一压电层和第二压电层的材料为钽酸锂或者铌酸锂。

[0027] 在第一方面的一种可能的设计方式中,第一钝化层和第二钝化层的材料为二氧化硅。

[0028] 在第一方面的一种可能的设计方式中,基底层的材料为硅、三氧化二铝或者碳化硅中的一种。

[0029] 第二方面,本申请提供一种滤波器的制造工艺,其中,该滤波器包括基底层,该滤波器的制造工艺包括:

[0030] 在基底层上生成压电衬底,压电衬底包括依次层叠设置的第一压电层、第一钝化层、基底层、第二钝化层和第二压电层。在第一压电层上设置第一导电片组和第一叉指电极;在第一压电层上键合第一盖体。通过蚀刻工艺,在压电衬底上开设通孔,在通孔内设置导电体。在第二压电层上设置第二导电片组和第二叉指电极;在第二压电层上设置第二盖体。

[0031] 该制造工艺给出了本申请提供的滤波器一种具体的实现方法。

[0032] 在第二方面的一种可能的设计方式中,在基底层上生成压电衬底,包括:

[0033] 在基底层的两侧分别沉积钝化层,生成第一钝化层和第二钝化层;在第一钝化层上键合第一压电层,在第二钝化层上键合第二压电层。

[0034] 在第二方面的一种可能的设计方式中,在压电衬底上开设通孔,包括:

[0035] 在第一压电层上设置有掩膜层,掩膜层上设置有开口,开口的大小与通孔的大小相同。采用第一蚀刻气体,通过开口对第一压电层进行蚀刻。采用第二蚀刻气体,通过开口对第一钝化层、基底层和第二钝化层进行蚀刻。采用第一蚀刻气体,通过开口对第二压电层进行蚀刻,生成通孔。

[0036] 其中,第一蚀刻气体是指可以蚀刻第一压电层和第二压电层的气体,例如是可以蚀刻钽酸锂或者铌酸锂的气体。第二蚀刻气体是指可以蚀刻第一钝化层、基底层和第二钝化层的气体,例如是可以蚀刻二氧化硅和硅的气体。

[0037] 在第二方面的一种可能的设计方式中,在第二压电层上设置有掩膜层,掩膜层上设置有开口,开口的大小与通孔的大小相同。采用第一蚀刻气体,通过开口对第二压电层进行蚀刻。采用第二蚀刻气体,通过开口对第二钝化层、基底层和第一钝化层进行蚀刻。采用第一蚀刻气体,通过开口对第一压电层进行蚀刻,生成通孔。

[0038] 在第二方面的一种可能的设计方式中,在通孔内设置导电体,包括:

[0039] 采用磁控溅镀工艺在通孔内生成导电层,采用电镀工艺在导电层上生成导电体。或者,采用化学镀工艺在通孔内生成导电层,采用电镀工艺在导电层上生成导电体。

[0040] 第三方面,本申请提供一种滤波器的制造工艺,滤波器包括第一压电衬底,第一压电衬底包括依次设置的第一压电层、第一钝化层和基底层,该滤波器的制造工艺包括:在第一压电层上设置第一导电片组和第一叉指电极;在第一压电层上键合第一盖体。在基底层的另一侧沉积第二钝化层,在第二钝化层上键合第二压电层,生成压电衬底,压电衬底包括第一压电层、第一钝化层、基底层、第二钝化层和第二压电层。通过蚀刻工艺,在压电衬底上开设通孔,在通孔内设置导电体。在第二压电层上设置第二导电片组和第二叉指电极,在第二压电层上设置第二盖体。

[0041] 第四方面,本申请提供一种电子设备,该电子设备包括一个或者多个射频模组,以及第一方面及其任一种可能的设计方式中的滤波器,滤波器设置于射频模组中。

[0042] 可以理解地,上述提供的第四方面所提供的电子设备所能达到的有益效果,可参考如第一方面及其任一种可能的设计方式中的有益效果,此处不再赘述。

附图说明

[0043] 图1为本申请实施例提供的一种终端设备中射频模组的内部结构示意图;

[0044] 图2为本申请实施例提供的一种滤波器的结构示意图;

[0045] 图3为本申请实施例提供的另一种滤波器的结构示意图;

[0046] 图4为本申请实施例提供的又一种滤波器的结构示意图;

[0047] 图5为本申请实施例提供的滤波器的一种制造工艺的流程图之一;

[0048] 图6为本申请实施例提供的滤波器的一种制造工艺的流程图之二;

[0049] 图7为本申请实施例提供的滤波器的另一种制造工艺流程图;

[0050] 图8为本申请实施例提供的一种在滤波器的压电衬底上设置通孔的工艺流程图。

[0051] 100-滤波器;101-第一空腔;102-第二空腔;

[0052] 110-压电衬底;120-第一导电片;130-第二导电片;140-第一叉指电极;150-第二叉指电极;160-第一盖体;170-第二盖体;180-导电体;190-导电柱;

[0053] 111-第一压电层;112-第二压电层;113-钝化层;114-第一钝化层;115-第二钝化层;116-基底层;117-通孔;118-支撑层;119-掩膜层;

[0054] 161-连接结构;162-封层结构。

具体实施方式

[0055] 下面将结合附图,对本申请中的技术方案进行描述。

[0056] 在本申请实施例中,“示例性的”或者“例如”等词用于表示作例子、例证或说明。本申请实施例中描述为“示例性的”或者“例如”的任何实施例或设计方案不应被解释为比其它实施例或设计方案更优选或更具优势。确切而言,使用“示例性的”或者“例如”等词旨在以具体方式呈现相关概念。

[0057] 在本申请的实施例中,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。

[0058] 应理解,在本文中对各种所述示例的描述中所使用的术语只是为了描述特定示例,而并非旨在进行限制。如在对各种所述示例的描述中所使用的那样,单数形式“一个(a”,“an”)”和“该”旨在也包括复数形式,除非上下文另外明确地指示。

[0059] 本申请中,“至少一个”是指一个、两个或者多个,“多个”是指两个以上。“以下至少一项(个)”或其类似表达,是指的这些项中的任意组合,包括单项(个)或复数项(个)的任意组合。例如,a,b,或c中的至少一项(个),可以表示:a,b,c,a-b,a-c,b-c,或a-b-c,其中a,b,c可以是单个,也可以是多个。

[0060] 还应理解,本文中所使用的术语“和/或”是指并且涵盖相关联的所列出的项目中的一个或多个项目的任何和全部可能的组合。术语“和/或”,是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。另外,本申请中的字符“/”,一般表示前后关联对象是一种“或”的关系。

[0061] 还应理解,在本申请中,除非另有明确的规定和限定,术语“连接”应做广义理解,例如,“连接”可以是固定连接,也可以是滑动连接,还可以是可拆卸连接,或成一体等;可以是直接相连,也可以通过中间媒介间接相连。

[0062] 还应理解,术语“包括”(也称“includes”、“including”、“comprises”和/或“comprising”)当在本说明书中使用指定存在所陈述的特征、整数、步骤、操作、元素、和/或部件,但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元素、部件、和/或其分组。

[0063] 应理解,说明书通篇中提到的“一实施例”、“另一实施例”、“一种可能的设计方式”意味着与实施例或实现方式有关的特定特征、结构或特性包括在本申请的至少一个实施例中。因此,在整个说明书各处出现的“在本申请一实施例中”或“在本申请另一实施例中”、“一种可能的设计方式”未必一定指相同的实施例。此外,这些特定的特征、结构或特性可以任意适合的方式结合在一个或多个实施例中。

[0064] 随着技术的发展,终端设备的小型化趋势越来越明显,终端设备内PCB也逐渐需要小型化,对PCB上的器件的封装尺寸要求也越来越高。而随着终端设备的5G应用,终端设备需要支持的频带也逐渐增加,使得滤波器在射频器件中的占比也越来越高。也即,在终端设备的射频模组中,模组的基板上的滤波器也越来越多。

[0065] 在现有的一些终端设备中,在射频前端模组中,滤波器芯片的占比通常能达到60%以上,而滤波器主要是以平铺的方式集成在相应的模组的基板中。参考图1,图1为本申请实施例提供的一种终端设备中射频模组的内部结构示意图。如图1所示,该射频模组包括

基板,以及设置在基板上的低噪声放大器(Low Noise Amplifier,LNA)、开关以及多个滤波器,其中,多个滤波器平铺在基板上。当滤波器的数量较多时,采用这种平铺的设计方式会占用较多的基板面积,导致整个射频模组的尺寸较大,难以减小整个模组的封装尺寸。此外,在滤波器分立模组中,三工器和四工器也主要是通过增大芯片的面积或者芯片的数量来实现的,增大芯片的面积或者增加芯片的数量都会导致该模组的封装尺寸变大。

[0066] 为了解决上述技术问题,本申请实施例提供一种滤波器,该滤波器应用于电子设备中,该滤波器通过将压电衬底设置为上下对称的叠层结构,在压电衬底的上下表面分别制作电极和导电片组,使得滤波器可以在单位面积上形成一个双面滤波器,相比于传统的滤波器,该双面滤波器占用的基板上的面积相同,但却可以实现两个滤波器的功能。采用上述的双面滤波器应用到射频模组中时,当射频模组有多个滤波器时,可以减少多个滤波器的占用空间,从而减小整个射频模组的尺寸,以减小整个器件的封装尺寸。

[0067] 基于上述改进思路,以下结合附图详细介绍本申请的实施例,且在介绍本申请的实施例之前,首先介绍本申请的应用场景。

[0068] 本申请实施例提供一种电子设备,该电子设备包括一个或者多个射频模组,射频模组中包括多个滤波器。具体的,该电子设备可以为用户设备(user equipment,UE)或者终端设备(terminal)等,例如,该电子设备可以为手机、平板电脑(portable android device,PAD)、个人数字处理(personal digital assistant,PDA)、具有无线通信功能的手持设备、计算设备、车载设备、可穿戴设备、虚拟现实(virtual reality,VR)终端设备、增强现实(augmented reality,AR)终端设备、工业控制(industrial control)中的无线终端、无人驾驶(self driving)中的无线终端、远程医疗(remote medical)中的无线终端、智能电网(smart grid)中的无线终端、运输安全(transportation safety)中的无线终端、智慧城市(smart city)中的无线终端、智慧家庭(smart home)中的无线终端等移动终端或固定终端。本申请实施例中对电子设备的形态不做具体限定。

[0069] 以电子设备为手机为例,一般而言,手机中包括多个射频模组,例如,手机中包括多个射频前端模组,射频前端模组是将射频开关、低噪声放大器、滤波器、双工器、功率放大器等两种或两种以上的分立器件集成为一个模组,从而提高集成度和射频性能,并使体积小型化的器件。根据集成器件种类的不同,主集天线射频链路可分为:FEMiD(集成射频开关、滤波器和双工器)、PAMiD(集成多模式多频带功率放大器和FEMiD)、LPAMiD(集成低噪声放大器、多模式多频带功率放大器和FEMiD)等;分集天线射频链路可分为:DiFEM(集成射频开关和滤波器)、LFEM(集成射频开关、低噪声放大器和滤波器)等。

[0070] 射频前端模组中包含较多的滤波器,为了减小射频前端模组的封装尺寸,本申请实施例提供一种滤波器。参考图2,图2为本申请实施例提供的一种滤波器的结构示意图。如图2所示,该滤波器包括压电衬底110以及设置在压电衬底110上的叉指电极(即叉指换能器(inter digital transducer,IDT))、导电片组合盖体。具体的,该压电衬底110具有相对的第一表面(图2中所示的上表面)和第二表面(图2中所示的下表面)。叉指电极包括第一叉指电极140和第二叉指电极150,第一叉指电极140设置在压电衬底110的第一表面,第二叉指电极150设置在压电衬底110的第二表面。

[0071] 导电片组包括第一导电片组和第二导电片组,其中,第一导电片组设置在压电衬底110的第一表面,第二导电片组设置在压电衬底110的第二表面,第一导电片组与第二导

电片组电连接。盖体包括第一盖体160和第二盖体170,第一盖体160设置于压电衬底110的第一表面上,且第一盖体160和压电衬底110之间形成第一空腔101,第一电极和第一导电片组位于第一空腔101内。第二盖体170设置于压电衬底110的第二表面上,且第二盖体170和压电衬底110之间形成第二空腔102,第二电极和第二导电片组位于第二空腔102内。

[0072] 本申请实施例中,通过在压电衬底110的两个表面上均设置叉指电极和导电片组,位于第一表面上的第一叉指电极140、第一导电片组和压电衬底110形成第一滤波器,位于第二表面上的第二叉指电极150、第二导电片组和压电衬底110形成第二滤波器,也即,本申请实施例所提供的滤波器为双面滤波器。本申请实施例中,通过在压电衬底110的上下表面分别制作电极和导电片组,使得滤波器可以在单位面积上形成一个双面滤波器,相比于传统的滤波器,该双面滤波器占用的基板上的面积相同,但却可以实现两个滤波器的功能。可以有效减少射频前端模组中滤波器所占用的空间,从而有利于减小射频前端模组的整体尺寸。由于滤波器一般是设置在基板上的,滤波器上的第一表面和第二表面均设置有导电片组,而滤波器通常只有一面可以与基板连接,也即,只有一面上的导电片组可以与基板上的相关接口进行直接连接。通过将第一导电片组与第二导电片组电连接,使得第一导电片组与第二导电片组均可以与基板上的相关接口进行电连接,从而实现第一滤波器和第二滤波器均可以与电子设备中的射频电路进行连接,保证第一滤波器和第二滤波器可以起到相关的作用。

[0073] 通过在压电衬底110的第一表面上设置第一盖体160,第一盖体160和压电衬底110的第一表面形成空腔结构,便于在第一表面上布置第一叉指电极140和第一导电片组等器件。第一盖体160可以在制造时作为滤波器的支撑结构,也可以用于封装时,承受注塑压力,对第一滤波器中的结构提供保护,或者用于与基板进行连接,对滤波器进行支撑,对第一滤波器上的第一叉指电极140和第一导电片组提供保护。

[0074] 通过在压电衬底110的第二表面上设置第二盖体170,第二盖体170和压电衬底110的第二表面形成空腔结构,便于在第二表面上布置第二叉指电极150和第二导电片组等器件。第二盖体170可以在封装时作为第二滤波器的支撑结构,可以用于对封装材料提供支撑,或者用于与基板进行连接,对滤波器进行支撑,从而对第二滤波器上的第二叉指电极150和第二导电片组提供保护。

[0075] 需要说明的是,本申请实施例中的压电衬底110为一个整体,其既可以作为第一滤波器的衬底,也可以作为第二滤波器的衬底。为了方便理解,可以将压电衬底110理解为两部分,一部分是作为第一滤波器的压电衬底110部分,称为第一压电衬底;另一部分是作为第二滤波器的压电衬底110部分,称为第二压电衬底。第一压电衬底和第二压电衬底在结构上为一整体,且第一压电衬底和第二压电衬底的部分结构可以共用。其中,第一压电衬底和第二压电衬底可以具有相同的结构。也可以为不同的结构,下面将对压电衬底110的结构进行详细的介绍。

[0076] 参考图3,图3为本申请实施例提供的另一种滤波器的结构示意图。如图3所示,压电衬底110包括依次层叠设置的第一压电层111、钝化层113和第二压电层112。其中,钝化层113设置在第一压电层111和第二压电层112之间,本申请实施例中的依次层叠设置是指图3中从上到下,依次设置有第一压电层111、钝化层113和第二压电层112。第一压电层111与钝化层113形成第一压电衬底,第二压电层112与钝化层113形成第二压电衬底。钝化层113作

为第一压电衬底和第二压电衬底的共用材料层,在保证第一滤波器和第二滤波器的功能的基础上,减少了整个滤波器在厚度方向上的厚度,有利于减少整个滤波器的封装尺寸。

[0077] 其中,钝化层113的声阻抗与第一压电层111的声阻抗不同,两者的差值越大越好。且,钝化层113的声阻抗与第二压电层112的声阻抗也不同,两者的差值越大越好。具体的,可以设置钝化层113的声阻抗大于第一压电层111的声阻抗,也可以设置钝化层113的声阻抗小于第一压电层111的声阻抗。可以设置钝化层113的声阻抗大于第二压电层112的声阻抗,也可以设置钝化层113的声阻抗小于第二压电层112的声阻抗。本申请实施例中,以钝化层113的声阻抗小于第一压电层111的声阻抗,且钝化层113的声阻抗小于第二压电层112的声阻抗为例进行介绍。

[0078] 本申请实施例中,滤波器主要指声学滤波器,根据结构不同可以分为声表面波(Surface Acoustic Wave, SAW)滤波器和体声波(Bulk Acoustic Wave, BAW)滤波器。其中,声表面波在传播过程中,会向衬底方向(第一压电层111到钝化层113的方向,或者第二压电层112到钝化层113的方向)泄露,如果在压电衬底110上存在材料界面,由于两种材料声阻抗不同,波会在界面处发生反射;两种材料之间的声阻抗差别越大,则反射越强,这样波的能量会被限制在第一压电层111或者第二压电层112附近,有利于减少能量的泄露,提升压电衬底110的Q值。滤波器的Q值越高,表明滤波器可以实现更好的滤波功能。

[0079] SAW滤波器的基本原理为在输入端由压电效应把无线信号转换为声信号在介质表面传播,在输出端由逆压电效应将声信号转换为无线信号。一个基本的SAW滤波器由压电材料和两个叉指式换能器(IDT, Interdigital Transducer)组成,输入端的IDT将电信号转换成声波,且该声波在SAW滤波器基板表面以驻波形式横向传播,输出端的IDT接收到的声波转换成电信号输出,从而实现滤波。

[0080] 通过在压电衬底110中设置不同的材料层,由于不同的材料层具有不同的声阻抗。使得声表面波在不同的材料层之间传播时,不会损失太多的能量,有利于提升滤波器的Q值。具体的,当声表面波在第一压电层111中传播时,其会产生第一压电层111到钝化层113方向上的泄露,但是由于第一压电层111和钝化层113之间的声阻抗不同,声表面波会在第一压电层111和钝化层113之间的接触界面上产生反射。第一压电层111和钝化层113之间的声阻抗差值越大,则反射越强,所产生的能量泄露越少。由于第一压电层111与第一盖体160之间形成第一空腔101,第一压电层111的另一面所接触的介质为空气,由于第一压电层111和空气之间的声阻抗也不同,因此,声表面波会在第一压电层111的另一面,也即在压电衬底110的第一表面上产生反射,避免能量的大量泄露。

[0081] 同理,第二压电层112的一面与钝化层113相接触,另一面与第二空腔102中的空气相接触,而第二压电层112的声阻抗与钝化层113的声阻抗不同,且与空气的声阻抗也不同。因此,当表面波在第二压电层112中传播时,由于第二压电层112两侧的钝化层113和空气,可以减少能量在传播过程中的损失。第二压电层112的声阻抗与钝化层113和空气的声阻抗差值越大,则第二滤波器的Q值越大,能量损失越小。

[0082] 在本申请一实施例中,第一压电衬底的温漂系数小于第一压电层111的温漂系数,第二压电衬底的温漂系数小于第二压电层112的温漂系数。其中,温漂系数具有正负,因此上述的温漂系数的大小比较是指的其温漂系数的绝对值的大小比较,也即,第一压电衬底的温漂系数的绝对值,小于第一压电层的温漂系数的绝对值。第二压电衬底的温漂系数的

绝对值,小于第二压电层的温漂系数的绝对值。第一压电衬底的温漂系数小于第一压电层的温漂系数,是指:压电衬底在添加钝化层以后,相比于未添加钝化层时,其温漂特性更好。例如,第一压电层和钝化层所形成的压电衬底,比只有第一压电层所形成的压电衬底的温漂特性更好。

[0083] 由温度变化所引起的半导体器件参数的变化是产生零点漂移现象的主要原因,因此也称零点漂移为温度漂移,简称温漂。温漂系数可以反映滤波器受温度影响的大小。滤波器的温度特性是衡量滤波器性能好坏比较重要的参数,滤波器的温度漂移可以影响到带内的插损,插损、纹波变大,带外抑制也会变差,极端可能直接影响性能。

[0084] 其中,第一压电衬底是指第一压电层111和钝化层113所形成的结构体,第二压电层112是指第二压电层112和钝化层113所形成的结构体。温漂系数包括热膨胀系数(Coefficient of Thermal Expansion,CTE)和温度弹性系数(Temperature Coefficient of Elasticity,TCE),其中,热膨胀系数是指物体由于温度改变而有胀缩现象,其变化能力以等压下,单位温度变化所导致的长度量值的变化。温度弹性系数可以表征表面波在压电衬底110中传播受温度变化的影响,温度弹性系数越小,则受温度变化的影响越小。

[0085] 通过在第一压电层111和第二压电层112之间设置钝化层113,可以通过选择钝化层113的材料,例如二氧化硅,来调整第一压电衬底和第二压电衬底的温漂系数,从而改善滤波器的温漂特性,提高滤波器的性能。

[0086] 在本申请一实施例中,第一压电层111可以采用钽酸锂(LiTaO₃,简称LT)或者铌酸锂(LiNbO₃,简称LN)材料制成,第二压电层112也可以采用钽酸锂或者铌酸锂材料制成,钽酸锂晶体和铌酸锂晶体都具有优异的压电、热电、光电等性能。钝化层113可以采用二氧化硅(SiO₂)材料制成。二氧化硅与钽酸锂或者铌酸锂之间的声阻抗差别较大,可以减少滤波器中能量的泄露,提升滤波器的Q值,从而提升滤波器的性能。此外,由于二氧化硅所制成的钝化层113的存在,二氧化硅具有良好的温漂特性,可以实现第一压电衬底和第二压电衬底温漂系数的反向叠加,从而改善整个滤波器的温漂特性。

[0087] 在本申请一实施例中,还提供另一种压电衬底110。参考图4,图4为本申请实施例提供的又一种滤波器的结构示意图。如图4所示,压电衬底110包括依次层叠设置的第一压电层111、第一钝化层114、基底层116、第二钝化层115和第二压电层112,第一压电层111、第一钝化层114和基底层116形成第一压电衬底,第二压电层112、第二钝化层115和基底层116形成第二压电衬底。

[0088] 其中,第一钝化层114设置在第一压电层111和基底层116之间,第二钝化层115设置在第二压电层112和基底层116之间。本申请实施例中的依次层叠设置是指图4中从上到下,依次设置有第一压电层111、第一钝化层114、基底层116、第二钝化层115和第二压电层112。基底层116作为第一压电衬底和第二压电衬底的共用材料层,在保证第一滤波器和第二滤波器的功能的基础上,减少了整个滤波器在厚度方向上的厚度,有利于减少整个滤波器的封装尺寸。

[0089] 本申请实施例中,第一压电层111的声阻抗与第一钝化层114的声阻抗不同,两者的差值越大越好。且,基底层116的声阻抗与第一钝化层114的声阻抗也不同,两者的差值越大越好。具体的,本申请实施例中,设置第一压电层111的声阻抗大于第一钝化层114的声阻抗,设置基底层116的声阻抗大于第一钝化层114的声阻抗。

[0090] 当声表面波在第一压电层111上传播时,其会产生第一压电层111到基底层116方向上的泄露,但是由于第一压电层111和第一钝化层114之间的声阻抗不同,声表面波会在第一压电层111和第一钝化层114之间的接触界面上产生反射。第一压电层111和第一钝化层114之间的声阻抗差值越大,则反射越强,所产生的能量泄露越少。当少部分泄露的声表面波在第一钝化层114上传播时,由于第一钝化层114和基底层116之间的声阻抗不同,声表面波会在第一钝化层114和基底层116之间的接触界面上产生反射,第一钝化层114和基底层116之间的声阻抗差值越大,则反射越强,泄露到基底层116的能量越少。

[0091] 同理,第二压电层112的声阻抗与第二钝化层115的声阻抗不同,两者的差值越大越好。且,基底层116的声阻抗与第二钝化层115的声阻抗也不同,两者的差值越大越好。具体的,本申请实施例中,设置第二压电层112的声阻抗大于第二钝化层115的声阻抗,设置基底层116的声阻抗大于第二钝化层115的声阻抗。

[0092] 当声表面波在第二压电层112上传播时,其会产生第二压电层112到基底层116方向上的泄露,但是由于第二压电层112和第二钝化层115之间的声阻抗不同,声表面波会在第二压电层112和第二钝化层115之间的接触界面上产生反射。第二压电层112和第二钝化层115之间的声阻抗差值越大,则反射越强,所产生的能量泄露越少。当少部分泄露的声表面波在第二钝化层115上传播时,由于第二钝化层115和基底层116之间的声阻抗不同,声表面波会在第二钝化层115和基底层116之间的接触界面上产生反射,第二钝化层115和基底层116之间的声阻抗差值越大,则反射越强,泄露到基底层116的能量越少。

[0093] 此外,由于第一压电层111的另一侧与空气相接触,第一压电层111的声阻抗与空气的声阻抗不同,因此,在第一压电层111中传播的声表面波在传播到第一压电层111的上表面时,也即传播到压电衬底110的第一表面时,会在压电衬底110的第一表面上产生反射,避免能量的大量泄露。

[0094] 同理,由于第二压电层112的另一侧与空气相接触,第二压电层112的声阻抗与空气的声阻抗不同,因此,在第二压电层112中传播的声表面波在传播到第二压电层112的下表面时,也即传播到压电衬底110的第二表面时,会在压电衬底110的第二表面上产生反射,避免能量的大量泄露。

[0095] 本申请实施例中,第一压电衬底的温漂系数小于第一压电层111的温漂系数,第二压电衬底的温漂系数小于第二压电层112的温漂系数。其中,第一压电衬底是指第一压电层111、第一钝化层114和基底层116所形成的结构体,第二压电层112是指第二压电层112、第二钝化层115和基底层116所形成的结构体。关于设置不同的材料层,来降低第一压电衬底和第二压电衬底的温漂系数,从而提升整个滤波器的温漂特性的原理,可以参考前述实施例中的相关介绍,在此不作赘述。需要说明的是,第一钝化层114、第二钝化层115的材料可以与前述实施例中所介绍的钝化层113采用相同的材料,以改善整个压电衬底110的温漂特性。

[0096] 在本申请实施例中,第一压电层111和第二压电层112可以采用相同的材料制成而成,第一钝化层114和第二钝化层115也可以采用相同的材料构成,使得压电衬底110在材料构成上为对称的形式。具体的,第一压电层111可以采用钽酸锂或者铌酸锂材料制成,第二压电层112也可以采用钽酸锂或者铌酸锂材料制成。第一钝化层114和第二钝化层115均可以采用二氧化硅材料制成。基底层116可以为采用硅、三氧化二铝或者碳化硅材料制成的衬

底。

[0097] 在本申请一实施例中,第一导电片组中包括多个第一导电片120,第二导电片组中包括多个第二导电片130,其中,第一导电片120的数量小于或者等于第二导电片130的数量时,可以使每个第一导电片120均有一个对应的第二导电片130,每个第一导电片120与其对应的第二导电片130连接。当第一导电片120的数量大于第二导电片130的数量时,可以先将相同类型的第一导电片120电连接,再将其中一个第一导电片120与第二导电片130连接,也即,保证每个第一导电片120均可以与一个第二导电片130电连接即可。

[0098] 本申请实施例,以第二表面与射频模组中的基板相接触,以第一导电片120的数量小于或者等于第二导电片130的数量为例进行介绍。

[0099] 由于第一导电片120设置在压电衬底110的第一表面,第二导电片130设置在压电衬底110的第二表面,而第一导电片120和第二导电片130作为滤波器上的连接接口,均需要用于与射频电路中的相关接口进行连接。而本申请中的滤波器为双面滤波器,其封装在射频模组中时,只有一面可以与基板相接触,而射频电路中的各相关接口均是设置在基板上的。因此,为了保证双面滤波器两侧的滤波器均可以与基板上的接口进行连接,可以将第一导电片120与第二导电片130相连。例如,将压电衬底110的第二表面设置为与基板相接触,第二表面上的第二导电片130可以直接与基板上的接口进行连接,而第一导电片120也可以通过与第二导电片130进行连接,来实现与基板上的接口进行连接,从而实现两个滤波器均可以与基板上的接口进行连接,以实现与射频电路进行连接。

[0100] 将压电衬底110的第二表面设置为与基板相接触/靠近的面,使得第二导电片130可以直接与基板上的接口进行连接。通过设置第一导电片120的数量小于或者等于第二导电片130的数量,使得每个第一导电片120均可以与一个第二导电片130进行电连接,也即,每个第一导电片120都有一个一一对应的第二导电片130进行连接。保证每个第一导电片120都可以与基板上的接口进行连接。当然,也可以设置第二导电片130的数量小于或者等于第一导电片120的数量,此时,需要将压电衬底110的第一表面设置为与基板相接触/靠近的面,使得第一导电片120可以直接与基板上的接口进行连接。也即,当第一导电片120和第二导电片130的数量不相等时,将数量较多的导电片设置为与基板上的接口进行直接连接,将数量较少的导电片与数量较多的导电片通过导线或者导电柱190的方式进行电连接。这样设置可以实现将每个导电片都可以与基板上的接口进行连接。

[0101] 具体的,在本申请一实施例中,参考图3和图4,为了实现第一导电片组与第二导电片组的连接,在压电衬底110上设置有通孔117,通孔117的数量与第一导电片120和第二导电片130中数量较少的一组导电片的数量相等。具体的,若第一导电片120的数量小于第二导电片130的数量,则设置通孔117的数量与第一导电片120的数量相同,若第二导电片130的数量小于第一导电片120的数量,则设置通孔117的数量与第二导电片130的数量相同。若第一导电片120的数量和第二导电片130的数量相等,则设置通孔117的数量与第一导电片120的数量和第二导电片130的数量相等。

[0102] 本申请实施例中,以第一导电片120的数量小于第二导电片130的数量为例对滤波器进行介绍,因此,设置通孔117的数量与第一导电片120的数量相同。确保每一个第一导电片120都可以连接到一个第二导电片130上。

[0103] 其中,通孔117的两端分别设置有第一导电片120和第二导电片130,通孔117中设

置有导电体180,通孔117两端的第一导电片120和第二导电片130通过通孔117中的导电体180进行电连接。本申请实施例中,导电体180可以采用铜柱。

[0104] 此外,为了方便第二导电片130与基板上的接口进行连接,可以在第二导电片130上设置导电柱190,导电柱190可以铜柱或者其它的导电材质,以实现将第二导电片130与基板上的接口进行连接。

[0105] 在本申请一实施例中,如图4所示,第一盖体160设置在压电衬底110的第一表面上,第一盖体160和第一表面之间形成第一空腔101。第二盖体170设置在压电衬底110的第二表面上,第二盖体170和第二表面形成第二空腔102。其中,第一盖体160包括与压电衬底110进行接触的连接结构161和封层结构162,连接结构161为一环形结构,先将该环形结构连接在压电衬底110的第一表面上,然后将封层结构162连接在环形结构上。压电衬底110的第一表面、连接结构161和封层结构162形成一密闭的空腔,该空腔即为第一空腔101。

[0106] 本申请实施例中,连接结构161可以采用二氧化硅材料制成,封层结构162可以采用硅制成。其中,连接结构161可以采用沉积的方式,在压电衬底110的第一表面上制成,封层结构162和连接结构161之间可以采用键合的方式进行连接。封层结构162主要是起支撑保护的作用,其需要能承受滤波器在封装时的注塑压力,此外,封层结构162还可以采用其他材料制成,例如封层结构162可以采用玻璃。连接结构161也可以采用其他材料,例如,连接结构161可以为有机物。

[0107] 本申请实施例中,第二盖体170可以与第一盖体160的结构相同,也即,第一盖体160和第二盖体170可以是对称地设置在压电衬底110的第一表面和第二表面上。第二盖体170也可以采用与第一盖体160不同的结构。例如,如图4所示,第二盖体170为一整体,第二盖体170连接在压电衬底110的第二表面上,第二盖体170与压电衬底110所形成的第二空腔102可以是指一个空腔,也可以是指多个空腔。例如图4所示,第二盖体170设有三个支撑结构,因此,第二盖体170与压电衬底110之间形成了两个空腔。第二盖体170可以采用有机材料制成。

[0108] 本申请实施例中,由于滤波器为双层滤波器,且该双层滤波器的上下两个滤波器为两个单独的滤波器,因此可以将上下两个滤波器应用到不同的射频电路中,上下两个滤波器可以进行独立设计,实现各自的功能。

[0109] 具体的,可以根据第一滤波器和第二滤波器的功能需求,设置各个材料层的具体厚度。例如,可以根据第一滤波器的需求,设置第一压电层111的厚度、材料和切向,以及设置第一钝化层114的厚度,来实现第一滤波器的性能。也可以根据第二滤波器的需求,设置第二压电层112的厚度、材料和切向,以及设置第二钝化层115的厚度,来实现第二滤波器的性能。也即,在本申请实施例中,第一压电层111和第二压电层112可以采用相同的材料、设置相同的厚度和切向,也可以采用不同的材料、设置不同的厚度和不同的切向。第一钝化层114和第二钝化层115可以采用相同的材料,也可以采用不同的材料;可以设置相同的厚度,也可以设置成不同的厚度。

[0110] 例如,某一射频电路的工作频段为Band40频段,可以将第一滤波器应用到该射频电路中;另一射频电路的工作频段为Band41频段,可以将第二滤波器应用到该射频电路中。第一滤波器和第二滤波器作为独立的滤波器,分别工作在不同的射频电路中。

[0111] 再例如,在FDD模式下,某一射频电路的工作频段为Band8频段,在该模式下,射频

电路的发射电路和接收电路是独立的,因此,可以将第一滤波器应用到该射频电路的发射电路中,将第二滤波器应用到该射频电路的接收电路中。

[0112] 又例如,某一工作频段为Band40的射频电路,包括多组串联/并联的谐振腔,可以将部分谐振腔应用到第一滤波器中,将剩余部分的谐振腔应用到第二滤波器中,以形成一个完整的Band40滤波电路。

[0113] 在本申请实施例中,还提供一种滤波器的制造工艺。参考图5,图5为本申请实施例提供的滤波器的一种制造工艺的流程图之一,该制造工艺主要用于制造图4所示的滤波器,其中,滤波器的基底层116为硅衬底,滤波器的第一钝化层114和第二钝化层115为二氧化硅层。如图5中(a)所示,制造一硅衬底,该硅衬底为基底层116。如图5中(b)所示,在硅衬底的两侧分别沉积一层钝化层,也即,在硅衬底的上表面沉积一层二氧化硅层,该二氧化硅层为第一钝化层114。在硅衬底的下表面沉积一层二氧化硅层,该二氧化硅层为第二钝化层115。两层二氧化硅层的厚度可以分别根据第一滤波器和第二滤波器的厚度进行确定。如图5中(c)所示,在第一钝化层114上键合一钽酸锂层(或者铌酸锂层),该钽酸锂层(或者铌酸锂层)为第一压电层111;在第二钝化层115上键合一钽酸锂层(或者铌酸锂层),该钽酸锂层(或者铌酸锂层)为第二压电层112。

[0114] 参考图6,图6为本申请实施例提供的滤波器的一种制造工艺的流程图之二。如图6中(a)所示,在键合了第一压电层111和第二压电层112以后,通过智能剥离(Smut-cut)工艺或者化学机械抛光(Chemical Mechanical Polishing, CMP)工艺对第一压电层111和第二压电层112进行减薄处理。通过上述工艺,即实现了图4所示的压电衬底110。并且在一侧的压电层(例如第二压电层112)上键合一支撑层118,该支撑层118对压电衬底110进行支撑。

[0115] 在图6中(a)所示的压电衬底110的基础上,在一侧的压电层上进行图形化处理,例如在第一压电层111上生成叉指电极(叉指换能器)并且在第一压电层111上制作第一导电片120,得到图6中(b)所示的结构。

[0116] 然后将第一盖体160键合到第一压电层111上,第一盖体160与第一压电层111之间形成第一空腔101,并且将第二压电层112上的支撑层118进行剥离。此时,制作完成的第一盖体160可以起到支撑作用,也即,起到支撑层118的作用。

[0117] 其中,第一盖体160可以包括连接结构161和封层结构162,连接结构161可以为一环形的二氧化硅层,连接结构161可以采用沉积的方式设置在第一压电层111上,然后将封层结构162键合在连接结构161上,封层结构162可以采用硅制成。

[0118] 然后采用蚀刻的方式,在压电衬底110上设置通孔117,通孔117的位置与第一导电片120的位置相对应。然后采用磁控溅镀/化学镀以及电镀等工艺,在通孔117中设置导体180。具体的,采用磁控溅镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导体180。或者,采用化学镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导体180。并且,在第二压电衬底上设置叉指电极和第二导电芯片,每个通孔117所对应的位置均设置有第二导电芯片,使得第一导电片120可以通过通孔117中的导体180与第二导电片130电连接。得到图6中(c)所示的结构。

[0119] 然后将第二盖体170键合到第二压电层112上。第二盖体170可以采用与第一盖体160相同的工艺制成,也可以采用有机物制成第二盖体170。得到图6中(d)所示的结构。当第二盖体170采用有机物制成时,先在第二表面上制作第二盖体170的支撑结构(图6中第二盖

体170与第二表面的连接部分),然后再在制成结构上制作一层有机物膜层,与支撑结构相连,形成图6中所示的第二盖体170。使得第二盖体170可以与第二表面之间形成第二空腔。也即,第二盖体170在结构上是一个整体,但是其制作工艺,是分两步完成的。

[0120] 本申请实施例还提供另一种滤波器的制造工艺。参考图7,图7为本申请实施例提供的滤波器的另一种制造工艺流程图,该制造工艺主要用于制造图4所示的滤波器。如图7所示,通过沉积、键合等方式,得到一由压电层、钝化层(二氧化硅层)和基底层116(硅衬底)依次层叠设置的压电衬底110,并且采用Smut-cut工艺或者CMP工艺对该压电衬底110中的压电层进行减薄处理,得到图7中(a)所示的压电衬底110。为了方便描述,将该压电层称为第一压电层111、将该钝化层称为第一钝化层114。

[0121] 然后在第一压电层111上设置第一导电片120和叉指电极,设置第一导电片120和叉指电极可以采用现有技术中的相关工艺。得到图7中(b)所示的结构。

[0122] 在该压电层上设置第一盖体160,第一盖体160可以采用前述实施例中所介绍的工艺(包括沉积、键合等)进行设置。得到图7中(c)所示的结构。

[0123] 然后对基底层116(硅衬底)进行减薄处理,并且在硅衬底的另一侧沉积一层二氧化硅层,该二氧化硅层为第二钝化层115,并且在该二氧化硅层上键合一压电层,该压电层为第二压电层112。得到图7中(d)所示的结构。然后采用Smut-cut工艺或者CMP工艺对第二压电层112进行减薄处理。得到图7中(e)所示的结构。

[0124] 然后采用蚀刻的方式,在压电衬底110上设置通孔117,通孔117的位置与第一导电片120的位置相对应。然后采用磁控溅镀/化学镀以及电镀等工艺,在通孔117中设置导电体180。具体的,采用磁控溅镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导电体180。或者,采用化学镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导电体180。并且,在第二压电衬底上设置叉指电极和第二导电芯片,得到图7中(f)所示的结构。

[0125] 其中,每个通孔117所对应的位置均设置有第二导电芯片,使得第一导电片120可以通过通孔117中的导电体180与第二导电片130电连接。

[0126] 然后将第二盖体170键合到第二压电层112上。第二盖体170可以采用与第一盖体160相同的工艺制成,也可以采用有机物制成第二盖体170。得到图7中(g)所示的结构。

[0127] 在本申请一实施例中,还提供一种在滤波器的压电衬底110上设置通孔117的工艺。参考图8,图8为本申请实施例提供的一种在滤波器的压电衬底110上设置通孔117的工艺流程图。如图8中(a)所示,在压电衬底110其中一侧的压电衬底110上设置有一掩膜层119,该掩膜层119上设置有开口,该开口与压电衬底110上需要设置通孔117的位置相对应,且该开口的大小与需要设置的通孔117的大小相同。然后采用蚀刻工艺,和第一蚀刻气体,对压电衬底110中的第二压电层112进行蚀刻,得到图8中(a)所示的结构。当第二压电层112蚀刻完后,采用第二蚀刻气体,对压电衬底110中的二氧化硅层和硅衬底(第二钝化层115、基底层116和第一钝化层114)进行蚀刻,得到图8中(b)所示的结构。然后再采用第一蚀刻气体,对压电衬底110中的第一压电层111进行蚀刻,得到图8中(c)所示的结构,即可形成通孔117。当形成通孔117后,采用磁控溅镀/化学镀以及电镀等工艺,在通孔117中形成导电体180。具体的,采用磁控溅镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导电体180。或者,采用化学镀在通孔117内生成导电层,再采用电镀工艺在导电层上生成导电体180。得到图8中(d)所示的结构。该导电体180用于电连接第一导电片120和第二导电片130。

[0128] 其中,第一蚀刻气体是指可以蚀刻第一压电层和第二压电层的气体,例如是可以蚀刻钽酸锂或者铌酸锂的气体。第二蚀刻气体是指可以蚀刻第一钝化层、基底层和第二钝化层的气体,例如是可以蚀刻二氧化硅和硅的气体。

[0129] 需要说明的是,本申请仅对在压电衬底110中开设一个通孔117的方法进行了描述,开设多个通孔117的工艺与开设一个通孔117的工艺相同,当需要加工多个通孔117时,可以在掩膜层119上开设多个与通孔117位置相对应的开口,按照上述开孔工艺,即可蚀刻出多个通孔117。

[0130] 需要说明的是,上述实施例所介绍的制造工艺,是按照先制造第一滤波器,再制造第二滤波器的顺序进行的。其中,开设通孔117的工艺为,在第二压电层112上设置掩膜层119,然后按照依次蚀刻第二压电层112、第二钝化层115、基底层116、第一钝化层114和第一压电层111的顺序进行开通孔117的。

[0131] 也可以按照先制造第二滤波器,再制造第一滤波器的顺序进行,并不会影响最后所生成的双面滤波器。对应的,开设通孔117的工艺为,在第一压电层111上设置掩膜层119,然后按照依次蚀刻第一压电层111、第一钝化层114、基底层116、第二钝化层115和第二压电层112的顺序进行开通孔117即可。

[0132] 需要说明的是,若第一盖体160和第二盖体170均是采用连接结构161和封层结构162的形式,则在滤波器的制造工艺上,先制造第一滤波器还是先制造第二滤波器,在工艺上并无区别。若第二盖体170为有机物制成,则按照先制造第一滤波器,再制造第二滤波器的顺序进行。这是因为,在制造第二滤波器时,第一盖体160在制造过程中可以起到支撑的作用,而先制造第二滤波器,采用有机物制成的第二盖体170在制造过程中无法起到支撑作用。

[0133] 以上所述,仅为本申请的具体实施方式,但本申请的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本申请揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本申请的保护范围之内。

[0134] 本说明书中的各个实施例均采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似的部分互相参见即可。

[0135] 尽管已描述了本申请实施例的优选实施例,但本领域内的技术人员一旦得知了基本创造性概念,则可对这些实施例做出另外的变更和修改。所以,本申请保护范围包括优选实施例以及落入本申请实施例范围的所有变更和修改。

[0136] 以上对本申请所提供的一种滤波器、滤波器的制造工艺和电子设备,进行了详细介绍,本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的传输电路及其核心思想;同时,对于本领域的一般技术人员,依据本申请的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本申请的限制。

[0137] 以上内容,仅为本申请的具体实施方式,但本申请的保护范围并不局限于此,任何在本申请揭露的技术范围内的变化或替换,都应涵盖在本申请的保护范围之内。因此,本申请的保护范围应以所述权利要求的保护范围为准。

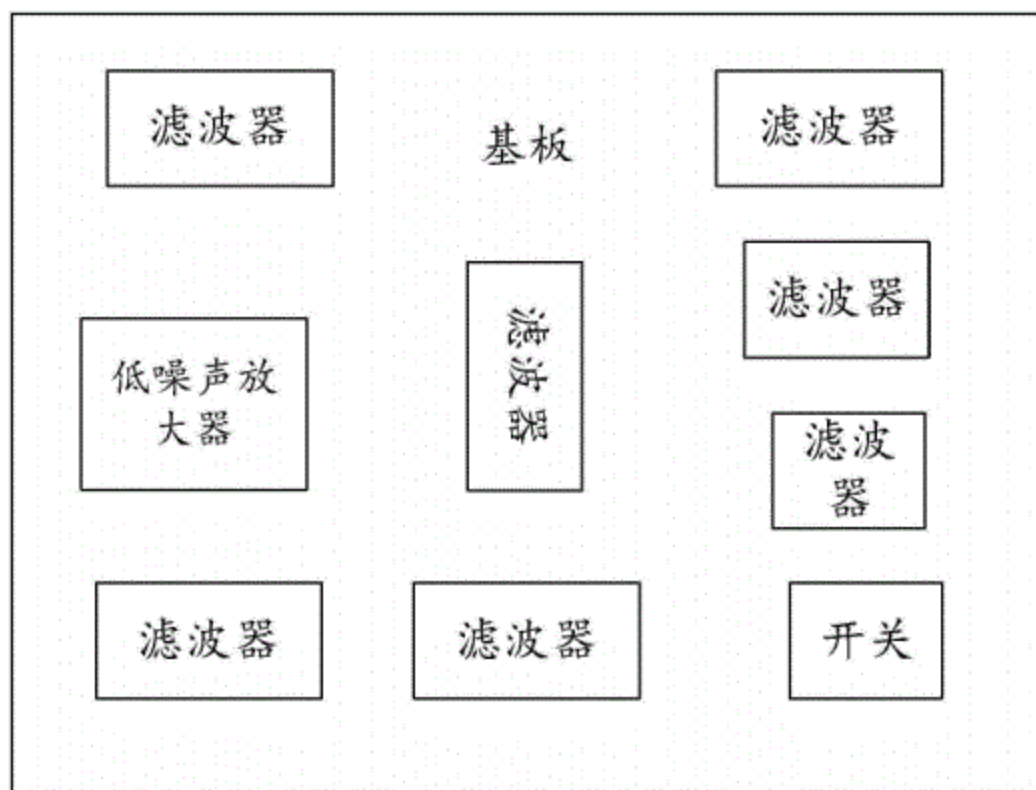


图1

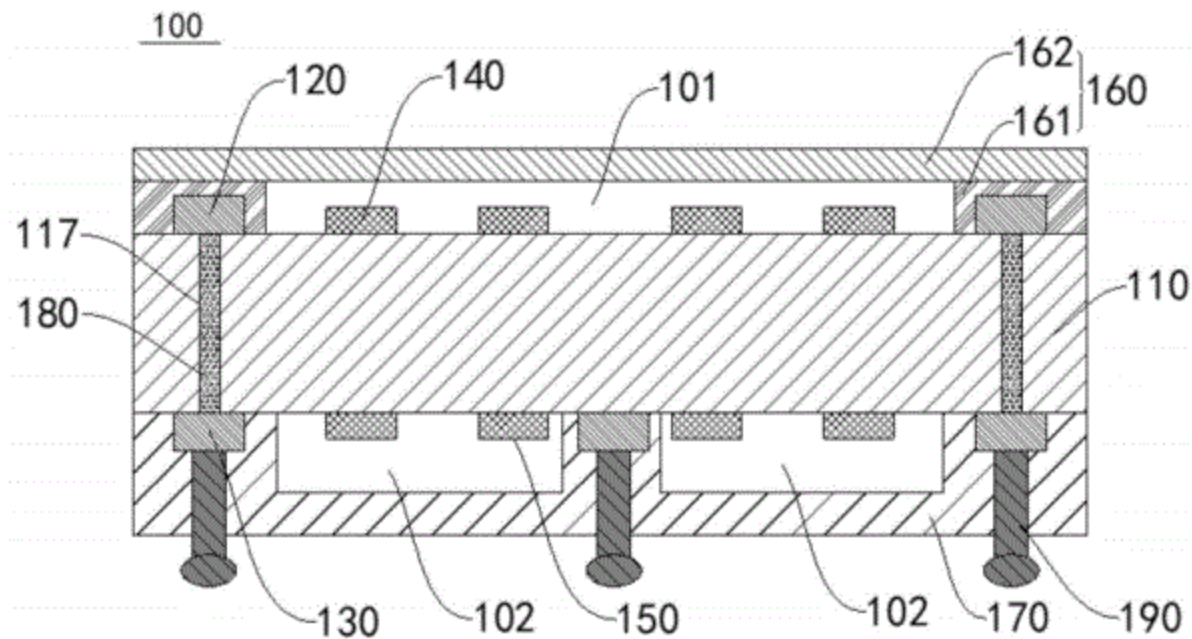


图2

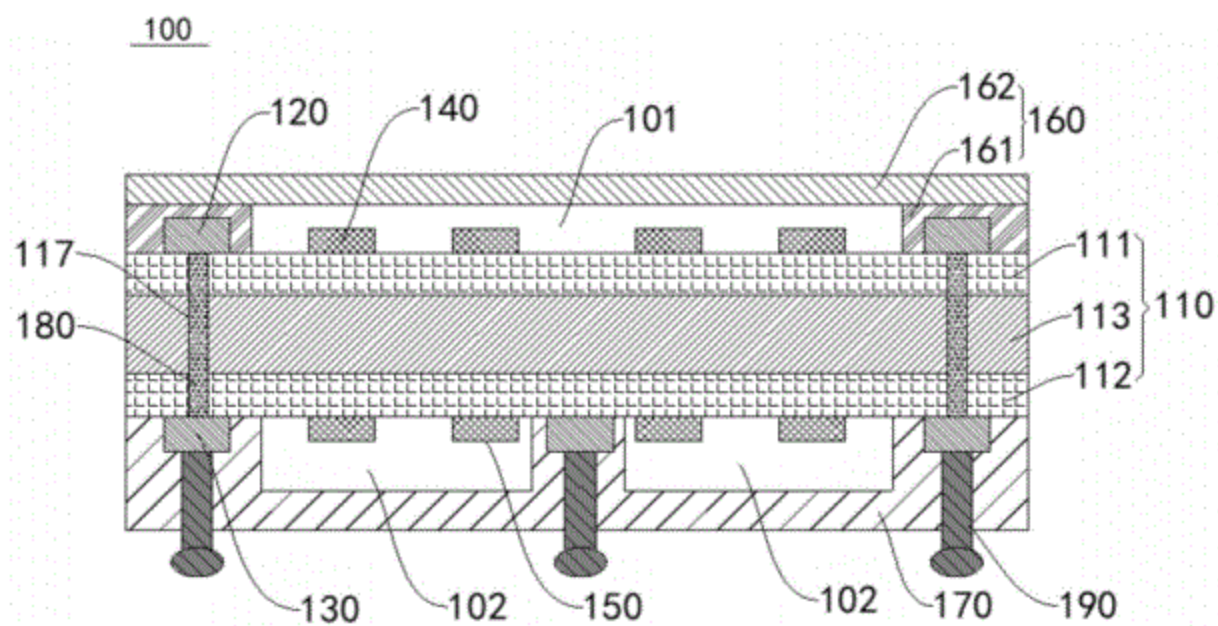


图3

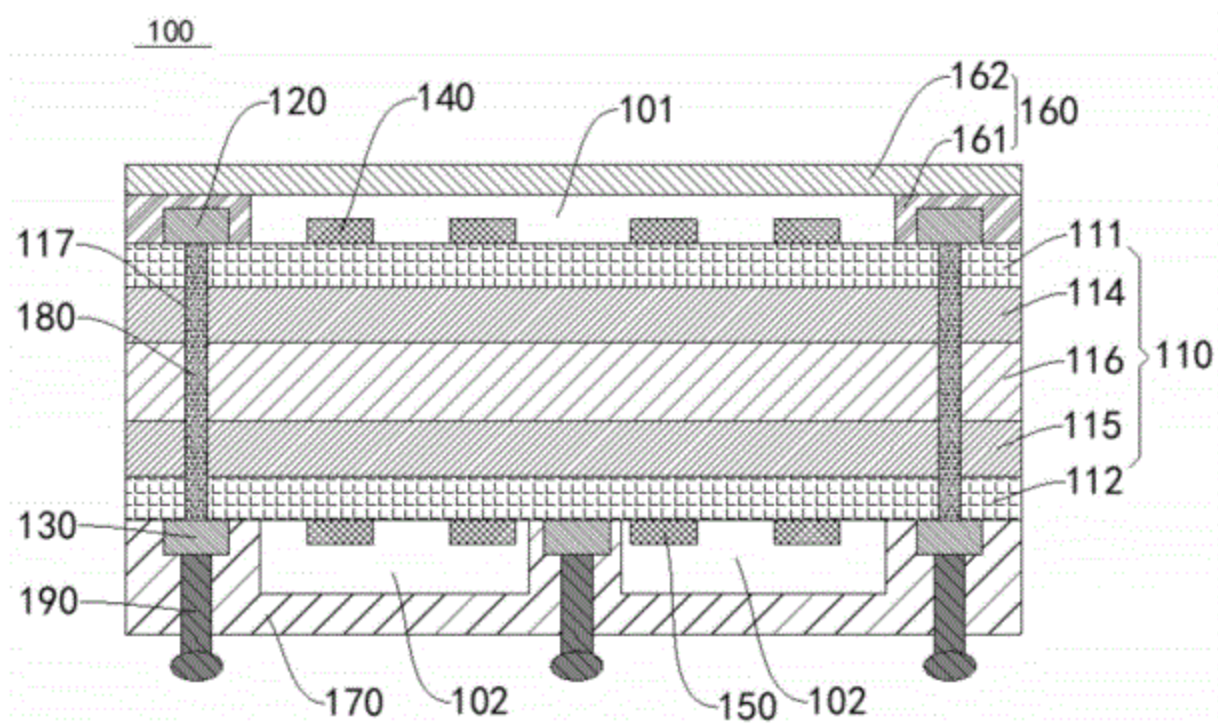


图4

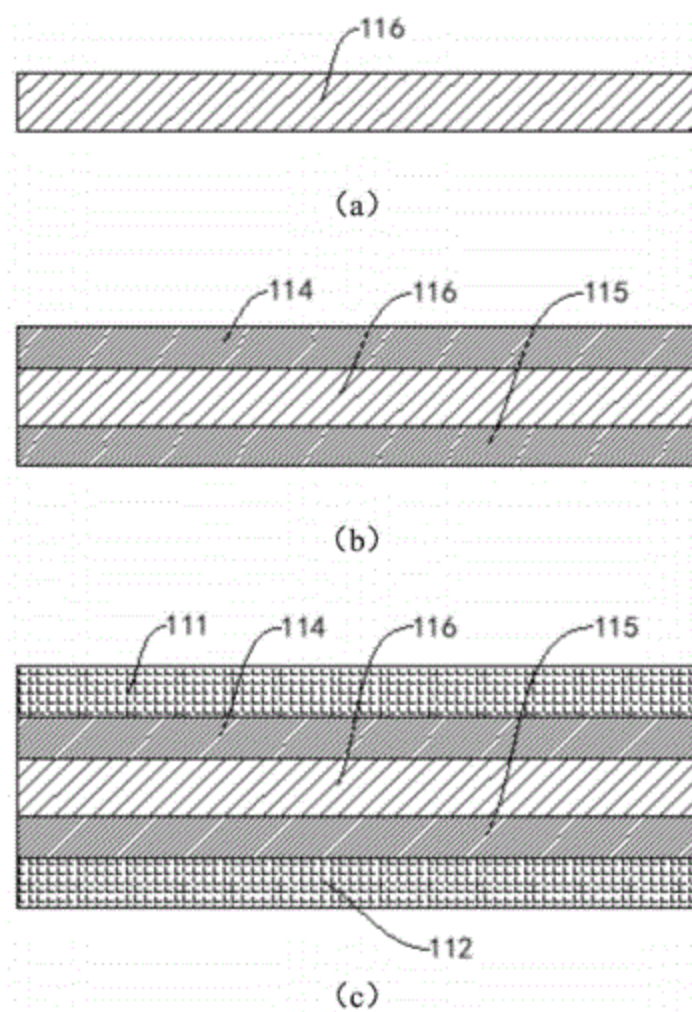


图5

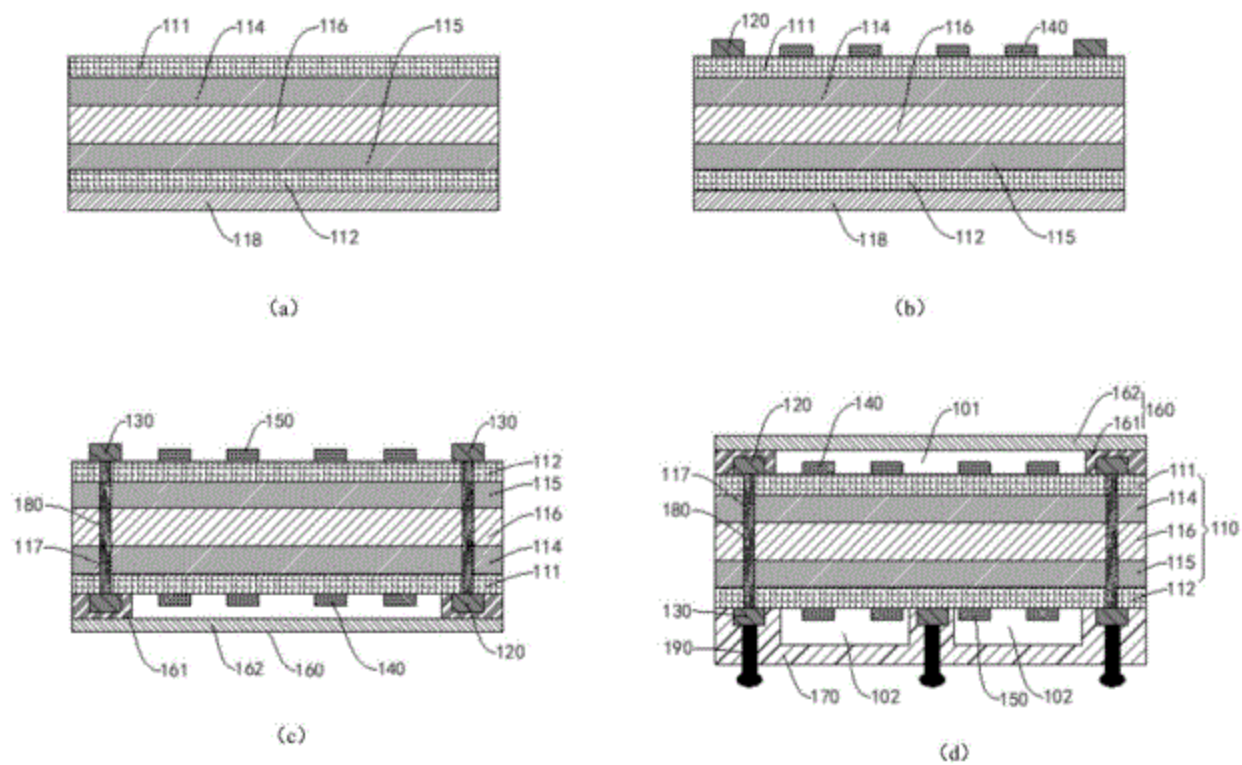


图6

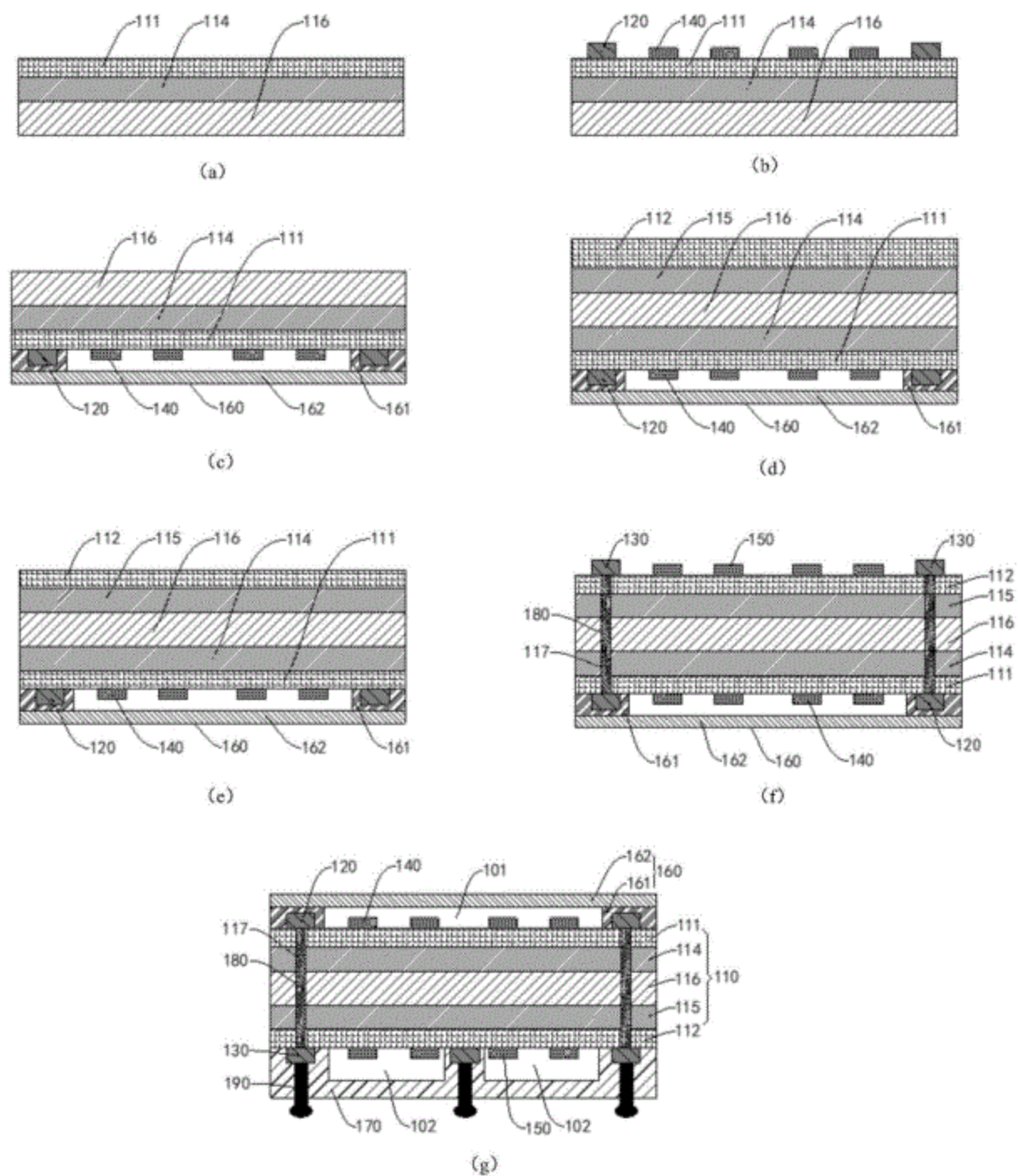


图7